

(6)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-077102

(43)Date of publication of application : 23.03.2001

(51)Int.Cl.

H01L 21/316
 C30B 23/08
 H01B 3/00
 H01B 3/12
 H01L 21/203
 H01L 21/283
 H01L 21/31
 H01L 27/10
 H01L 29/78
 H01L 21/8247
 H01L 29/788
 H01L 29/792

(21)Application number : 11-246933

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 01.09.1999

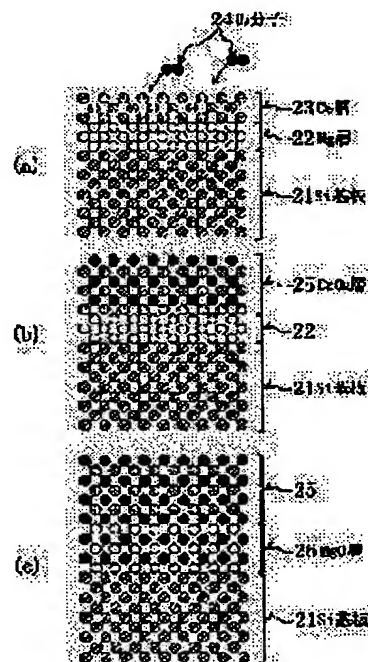
(72)Inventor : NISHIKAWA KOJI
IJIMA KENJI

(54) DIELECTRIC FILM AND FORMING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a dielectric film as well as its forming method which comprises a CeO₂ film of high crystallinity without formation of an SiO₂ layer double domain.

SOLUTION: An Mg layer 22 of and a Ce layer 23 of a single crystal are formed continuously on an Si substrate 21, and then O₂ molecule 24 is supplied on the Ce layer 23. The Ce of Ce layer 23 is oxidized to form a CeO₂ layer 25, while a part or the entire of Mg layer 22 is oxidized to form an MgO layer 26. Also Mg, Bi and Zr, etc., may also be used. Since a metallic material film is formed on a semiconductor layer such as Si substrate, a material for constituting a semiconductor layer, such as a silicon oxide film, is tends to be difficult to formed, so a dielectric film with a large capacitance per unit area, which comprises a base material layer such as MgO layer with high dielectric constant as well as crystalline CeO₂ layer, is provided. With the sufficient thickness of a dielectric film, leakages are reduced and breakdown strength is improved.



LEGAL STATUS

[Date of request for examination]

18.04.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-77102

(P2001-77102A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 21/316		H 0 1 L 21/316	M 4 G 0 7 7 B 4 M 1 0 4 C 5 F 0 0 1 X 5 F 0 4 0 M 5 F 0 4 5
C 3 0 B 23/08		C 3 0 B 23/08	
審査請求 未請求 請求項の数20 O L (全 21 頁) 最終頁に続く			

(21) 出願番号 特願平11-246933

(22) 出願日 平成11年9月1日 (1999.9.1)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 西川 孝司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 飯島 賢二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100077931

弁理士 前田 弘 (外1名)

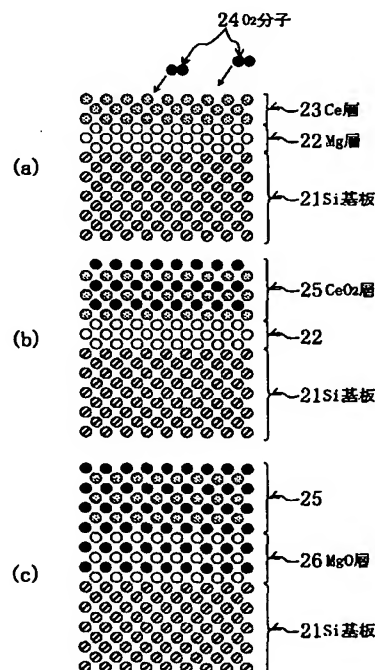
最終頁に続く

(54) 【発明の名称】 誘電体膜およびその形成方法

(57) 【要約】

【課題】 SiO_2 層の形成やダブルドメインのない、結晶性の高い CeO_2 膜を有する誘電体膜及びその形成方法を提供する。

【解決手段】 Si 基板21上に単結晶の Mg 層22、 Ce 層23を連続して形成した後、 Ce 層23の上に O_2 分子24を供給する。 Ce 層23の Ce が酸化されて CeO_2 層25になり、 Mg 層22の一部又は全部が酸化されて MgO 層26になる。 Mg 以外に Bi 、 Zr などを用いることもできる。つまり、 Si 基板などの半導体層の上に、金属材料の膜が形成されていることで、シリコン酸化膜等の半導体層を構成する材料の酸化膜が形成されにくいので、比誘電率の高い MgO 層などの下地層及び結晶性 CeO_2 層を含む単位面積当たりの容量の大きい誘電体膜が得られる。誘電体膜の厚みを十分厚くして、リークの低減や、破壊耐圧の向上を実現することができる。



【特許請求の範囲】

【請求項 1】 結晶性半導体層の上に形成され、酸素との親和性が上記半導体層を構成する半導体材料と酸素との親和性よりも高い金属材料からなる下地層と、上記下地層の上に形成された結晶性 CeO_2 層とを備えている誘電体膜。

【請求項 2】 請求項 1 記載の誘電体膜において、上記下地層のうち少なくとも一部が酸化されていることを特徴とする誘電体膜。

【請求項 3】 結晶性半導体層の上に形成され、金属元素と上記半導体層を構成する半導体材料とを含めた複合酸化物からなる下地層と、上記下地層の上に形成された結晶性 CeO_2 層とを備えている誘電体膜。

【請求項 4】 結晶性半導体層の上に形成され、上記半導体層の主面において上記半導体の結晶とほぼ格子整合する結晶性金属酸化物からなる下地層と、上記下地層の上に形成された結晶性 CeO_2 層とを備えている誘電体膜。

【請求項 5】 請求項 1～4 のうちいずれか 1 つに記載の誘電体膜において、上記下地層を構成する金属材料は、 Mg 、 Zr 、 Y 及び Bi のうち少なくともいずれか 1 つから選ばれることを特徴とする誘電体膜。

【請求項 6】 結晶性半導体層の上に形成され、 Mg 、 Zr 、 Y 、 Ce 及び Bi のうち少なくともいずれか 1 つから選ばれる金属材料からなる下地層と、上記下地層の上に形成された強誘電体層とを備えている誘電体膜。

【請求項 7】 請求項 6 記載の誘電体膜において、上記下地層のうち少なくとも一部が酸化されていることを特徴とする誘電体膜。

【請求項 8】 結晶性半導体層の上に形成され、上記半導体層を構成する半導体材料の酸化物からなる酸化層と、上記酸化層の上に形成された金属材料の酸化物からなる下地層と、上記下地層の上に形成された強誘電体層とを備えている誘電体膜。

【請求項 9】 請求項 8 記載の誘電体膜において、上記下地層を構成する金属材料は、 Mg 、 Zr 、 Y 、 Ce 及び Bi のうち少なくともいずれか 1 つから選ばれることを特徴とする誘電体膜。

【請求項 10】 結晶性半導体層を有する基板を用意する工程 (a) と、上記結晶性半導体層の上に、酸素との親和性が上記半導体層を構成する半導体材料と酸素との親和性よりも高い金属材料のみからなる下地層を形成する工程 (b) と、上記下地層の上に Ce 層を形成する工程 (c) と、上記 Ce 層の上方から酸素を供給して、少なくとも Ce

O_2 層を形成する工程 (d) とを含む誘電体膜の形成方法。

【請求項 11】 請求項 10 記載の誘電体膜の形成方法において、上記工程 (d) では、上記下地層の少なくとも一部を酸化することを特徴とする誘電体膜の形成方法。

【請求項 12】 請求項 10 又は 11 記載の誘電体膜の形成方法において、上記工程 (b)～(d) は、超高真空のエピタキシャル成長用装置の中で連続して行なわれることを特徴とする誘電体膜の形成方法。

【請求項 13】 請求項 10～12 のうちいずれか 1 つに記載の誘電体膜の形成方法において、上記工程 (b) 及び (c) は、EB 加熱蒸発装置を用いた MBE 法により行なわれることを特徴とする誘電体膜の形成方法。

【請求項 14】 請求項 10～12 のうちいずれか 1 つに記載の誘電体膜の形成方法において、上記工程 (b) では、 Mg 、 Zr 、 Y 及び Bi のうち少なくともいずれか 1 つから選ばれる金属材料のみからなる下地層を形成することを特徴とする誘電体膜の形成方法。

【請求項 15】 結晶性半導体層を有する基板を用意する工程 (a) と、上記結晶性半導体層の上に、金属材料のみからなる下地層を形成する工程 (b) と、上記下地層の上方から酸素を供給して、上記下地層の少なくとも一部を酸化して金属酸化層を形成する工程 (c) と、

上記金属酸化層の上に強誘電体層を形成する工程 (d) とを含む誘電体膜の形成方法。

【請求項 16】 請求項 14 記載の誘電体膜の形成方法において、上記工程 (c) は、上記工程 (d) における強誘電体層を形成するための酸素の供給を利用して、工程 (d) と同時に行なわれることを特徴とする誘電体膜の形成方法。

【請求項 17】 請求項 15 又は 16 記載の誘電体膜の形成方法において、

上記工程 (b) では、 Mg 、 Zr 、 Y 、 Ce 及び Bi のうち少なくともいずれか 1 つから選ばれる金属材料のみからなる下地層を形成することを特徴とする誘電体膜の形成方法。

【請求項 18】 結晶性半導体層を有する基板を用意する工程 (a) と、上記結晶性半導体層の表面を熱酸化して、熱酸化膜を形成する工程 (b) と、上記熱酸化膜の上に金属材料のみからなる下地層を形成する工程 (c) と、

上記下地層の上方から酸素を供給して、上記下地層の少

なくとも一部を酸化して金属酸化層を形成する工程

(d)と、

上記金属酸化層の上に強誘電体層を形成する工程(e)とを含む誘電体膜の形成方法。

【請求項19】 請求項18記載の誘電体膜の形成方法において、

上記工程(c)は、上記工程(d)における強誘電体層を形成するための酸素の供給を利用して、工程(d)と同時に進められることを特徴とする誘電体膜の形成方法。

【請求項20】 請求項18又は19記載の誘電体膜の形成方法において、

上記工程(c)では、Mg、Zr、Y、Ce及びBiのうち少なくともいずれか1つから選ばれる金属材料のみからなる下地層を形成することを特徴とする誘電体膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、金属Ceと酸素とを原料として、Si基板上に結晶性の高いCeO₂膜を形成するための形成方法及びその形成装置に関する。

【0002】

【従来の技術】近年、Si基板上に形成されるC-MOSデバイスの微細化、集積化の進展には著しいものがある。そして、それに伴いMOSFETの一部を構成するゲート絶縁膜の薄膜化も強く要請されている。ゲート絶縁膜の薄膜化が要請されるのは、以下の理由による。

【0003】まず、省電力を目指して動作電圧が低下しつつづけているにも関わらず、素子動作に必要な電荷量はほぼ一定であってさほど低減されていない。 $Q = CV$ (Q:電荷量、C:静電容量、V:電圧)の関係により、電荷量Qがほぼ一定でありながら、電圧Vが低下しつつづけるためには、ゲート絶縁膜に保持することが可能な静電容量Cを上げざるを得ない。ここで、 $C = (\epsilon_r \cdot S) / d$ (ϵ_r :比誘電率、S:キャパシタ面積、d:電極間隔)であるので、静電容量Cを増大するためには、まず、現在SiO₂により構成されているゲート絶縁膜の膜厚dを薄くすることによって実現できる。そのために、現在では10nm~15nmあるいは10nm以下というゲート絶縁膜の薄膜化が試みられている。

【0004】しかし、ゲート絶縁膜の薄膜化を進めると、ゲート絶縁膜の破壊耐圧の悪化や、リーク電流の増大という不具合が生じるおそれが出てきた。

【0005】そこで、最近では、ゲート絶縁膜を比誘電率が約3.9のSiO₂よりも高い比誘電率 ϵ_r を有し、しかも、他の電気的特性もSiO₂に劣らない特性を有する絶縁膜材料が探索されている。すなわち、比誘電率 ϵ_r を高くすることにより、厚みdをある程度厚くしても静電容量Cを高く維持できるので、低電圧化されても必要な電荷量Qを保持できるからである。このよう

な観点から、現行のSiO₂ゲート絶縁膜と同等の性能を得ることができ、かつ、高い比誘電率と破壊耐圧を持ち、界面準位やリーク電流が小さい新しい絶縁材料からなる絶縁膜のSi基板上への形成方法が検討されつつある。

【0006】また、別な要請から、Si基板上にSiO₂とは異なる絶縁体材料による絶縁膜の形成を行なう試みもなされている。例えば第1の文献「JAPAN JOURNAL OF APPLIED PHYSICS 35, 4987, (1996)」に開示されている例では、電界効果型トランジスタのゲートに強誘電性を持つ薄膜を用いてメモリー効果のあるトランジスタを実現することを目的とした研究について示されている。その検討の一つとして、ここでは、強誘電性を持つPbZr_{1-x}Ti_xO₃(PZT)からなる薄膜(PZT膜)の形成を試みている。しかしながら、このPZT膜は直接Si基板上に形成することが困難であるので、PZT膜とSi基板との間にCeO₂などからなるバッファ層となる絶縁膜を積層している。

【0007】また、強誘電体材料を始めとしてその他の誘電体(例えば超伝導体)膜をSi基板上に形成するためにも、前述のゲート絶縁膜と同じように、比誘電率や破壊耐圧が高く、界面準位やリーク電流が小さいという特性を実現できるような新しい絶縁体膜のSi基板上への形成方法が検討されつつある。

【0008】そして、それらの検討においても、CeO₂膜はバッファ層として非常に注目されている絶縁体材料の一つである。これは以下の理由による。CeO₂の格子定数は他の材料に比べてSiの格子定数に近く、 $a_{\text{CeO}_2} = 5.411 \text{ \AA}$ 、 $a_{\text{Si}} = 5.431 \text{ \AA}$ しかないからである。さらに、CeO₂の結晶構造は螢石型であり、ダイヤモンド構造を持つSi基板に連続して結晶格子をつくることのできる。すなわち、Siでは全ての原子が4配位であるのに対して、CeO₂の場合は酸素原子が4配位、Ce原子が8配位となっているという違いはあるが、面心立方格子を基本とした立方晶系であるという点で両結晶は共通しており、両結晶は破綻なく積層することのできる(酸素とCeの構成比は2:1になっている)。従って、Si基板上に非常に高い結晶性の薄膜を作製することが可能となり、さらにその上に重ねて高い結晶性を持つ強誘電体膜や超伝導体膜を形成しやすくなる。また、CeO₂はその比誘電率が2.6前後と高いので、SiO₂に代わるあたらしいゲート絶縁膜材料としての十分な可能性も持っている。

【0009】第1の文献以外にもSi基板上にCeO₂を形成することに関しては様々な試みが行われており、その代表例を幾つかあげると以下の文献がある。

【0010】第2の文献「JAPAN JOURNAL OF APPLIED PHYSICS 1765, (1993)」に開示されている例では、電子線(ELECTRON BEAM:EB)蒸着装置を備えた分子線エビ

タキシ (MOLECULAR BEAM EPITAXY: MBE) 装置中において、ペレット状の CeO_2 焼結体にEBを照射することによって CeO_2 を蒸発させ、Si基板上に結晶性の高い CeO_2 薄膜を形成している。この時、 CeO_2 の蒸発と同時に酸素ガスを供給し、 CeO_2 薄膜の酸素欠損による結晶性の低下を防いでいる。なお、上述の第1の文献にある CeO_2 膜の形成もこれと同じ方法で行われている。

【0011】第3の文献「JAPAN JOURNAL OF APPLIED PHYSICS 270, 1994」に開示されている例では、第1、第2の文献の方法とは異なる薄膜形成方法を用いている。ここでは、金属Ceからなるターゲットを装着した反応性スパッタリング装置を用い、酸素ガスを供給しながらターゲット内のCe原子をスパッタし、Si基板上でCeと酸素とを反応させることによってSi基板上に結晶性の高い CeO_2 薄膜を形成している。

【0012】第4の文献「APPLIED PHYSICS LETTERS 2027, (1991)」に開示されている例では、上記各方法とはさらに異なる方法によって CeO_2 膜を形成している。ここでは、外部からArFによるエキシマレーザー光を導入することが可能なMBE装置を用い、内部に置かれたペレット状の CeO_2 焼結体にこのレーザー光を照射して CeO_2 を蒸発させ、それと同時に酸素ガスを導入することにより、Si基板上に結晶性の高い CeO_2 薄膜を形成している。

【0013】

【発明が解決しようとする課題】しかしながら、上記各文献における結晶性 CeO_2 薄膜の形成においては以下に示すような幾つかの不具合がある。

【0014】ただし、以下の記載においては、(001)面という時は結晶学上{001}面として表される結晶面群を代表的に表すものとする。(011)、(111)という時も同様である。また、(001)基板又は膜、(011)基板又は膜、(111)基板又は膜という時は、それぞれ主面が(001)面、(011)面、(111)面である基板又は膜をいうものとする。

【0015】まず、第1および第2の文献にある例では、ペレット状の CeO_2 をEBで加熱させて蒸発させることにより、酸素とCeが同時に供給されてしまう。すなわち、Si基板表面にはCeと酸素とが同時に到達することになり、 CeO_2 と同時に SiO_2 も形成されてしまう。 SiO_2 が形成されてしまった場合、 SiO_2 は一般にアモルファス構造を有しているので、界面構造の結晶性の急峻性が低下し平坦性も悪くなる。また、 SiO_2 膜の形成後、素子として動作させようとした場合、せっかく比誘電率が高い CeO_2 膜を形成しているにも関わらず、加えた電圧がより低い比誘電率を持つ SiO_2 膜に集中することになる。その結果、ゲート絶縁膜としての機能を確保するに足る電荷量を蓄積することが困難である。さらに、このような SiO_2 が混在した

CeO_2 膜を強誘電体膜や超伝導体膜のパッファ層として用いた場合にも、必要な電圧を強誘電体層や超伝導体層に印加することが困難である。

【0016】第2の文献にある例では、(111)Si基板の上には(111) CeO_2 膜を形成することが可能であるが、(001)Si基板の上には(001) CeO_2 膜が形成できず、(011) CeO_2 膜しか形成されていない。すなわち、いくら格子定数が近くとも、両者の面方位がくい違っているために、格子歪みの発生を抑え、欠陥の発生を抑える効果が全く期待できない。しかも、実際には、同じ(011) CeO_2 膜であってもSi基板の主面上で互いに 90° の角度で回転対称となる2つの結晶が混在した多結晶構造となっているので、平滑で均一な単結晶薄膜を得ることは困難である。

【0017】第5の文献「JAPAN JOURNAL OF APPLIED PHYSICS 31, L1736, (1992)」は、この理由について解説している。すなわち、高真空中で形成されるSi結晶の表面の(001)面上の 2×1 再構成構造上に現れるダングリングボンド(末端未結合手、浮遊未結合手)と、 CeO_2 結晶の(011)面内の酸素原子の位置とが近いので、両者の(001)面同士で連続するよりも、Si結晶の(001)面と CeO_2 の(011)面とが連続する方が安定性が高いことによると考えられている。

【0018】第4の文献にある例では、(111)Si基板に非常に結晶性の高い(111) CeO_2 膜を形成することが可能であることが示されている。この例では、結晶成長中に反射型高エネルギー電子線回折(Reflection High Energy Electron Diffraction: RHEED)観察において、その回折パターン強度の振動(RHEED振動)が見られる。このRHEED振動の発生は、結晶の成長が二次元的であり、高い表面平滑性を持ち、層毎に進行しているということを表している。断面TEMによる観察でも大きな欠陥の存在はほとんど観測されず、Siと CeO_2 の界面での SiO_2 の形成も見えない。しかしながら、この例でもSi結晶の(001)面上での CeO_2 結晶の(001)面の形成は報告されていない。

【0019】第6の文献「JAPAN JOURNAL OF APPLIED PHYSICS 29, L1199, (1990)」は、このことについて開示している。すなわち、この系においてもCeと酸素が同時に供給されることになるので(001)Si基板の上には、(011) CeO_2 膜が形成されてしまうのである。

【0020】第3の文献にある例においても、第2、第4の文献と同様に、Si基板の(111)面上に非常に結晶性の高い CeO_2 の(111)を形成している。この例にあげられている方法では、供給原料として金属Ceを用いているのでSi基板界面にCeだけを供給して SiO_2 の形成を抑制することに成功している。しかしながら、高い結晶性の CeO_2 膜を得るために必要とな

る金属Ce単独の層の厚さが5nmと厚い。従って、トランジスタのゲート絶縁膜としての利用を考える場合、厚い金属層が存在してしまうことになり、素子の動作上重大な問題がある。また、やはりこの例においても(001)Si基板上での(001)CeO₂膜の形成は報告されていない。

【0021】本発明の目的は、かかる点に鑑み、Si基板の上に結晶性の高い単結晶のCeO₂膜を有する誘電体膜及びその形成方法を提供することにある。

【0022】

【課題を解決するための手段】まず、本発明に係るCeO₂膜の形成方法に到達するために行なった考察について説明する。

【0023】(001)Si基板の上には(011)CeO₂膜しか形成できず、(001)CeO₂膜が形成できない理由については、上述の第5の文献に開示されている。その詳細について、以下に説明する。

【0024】図12は、Si基板の(001)面上へのCeO₂結晶のエピタキシャル状態を示す図であって、第5の文献中の図2に相当する図である。同図において、大きな白丸はCe原子1を、中ぐらいの斜線付丸はSi原子2を、小さな白丸は酸素原子3をそれぞれ示す。Si基板の表面には単位胞4を有するSi結晶の(001)面が現れている。この単位胞4の1つの辺は[100]方向に平行であり、単位胞4の他の辺は[010]方向に平行である。言い換えると、図12の紙面をSi結晶の結晶面(001)に平行な面と規定すると、Si結晶のx軸、y軸は紙面内に存在しており、Si結晶のz軸は紙面に垂直である。一方、Si結晶の(001)面と整合するCeO₂結晶としては、同図に示す単位胞5又は単位胞6で表される2つの結晶が同じ確率で生成される。各単位胞5、6の各1つの辺は[100]方向(つまりx軸方向)に平行であり、他の辺は[011]方向(つまりy軸に対して45°傾いた方向)に平行である。そして、単位胞5のx軸と単位胞6のx軸とは互いに直交しており、単位胞5の[011]方向と単位胞6の[011]方向とは互いに直交している。言い換えると、単位胞5と単位胞6とは図12の紙面に垂直な軸の回りに90°だけ回転移動させた関係にある。なお、各単位胞5、6のy軸及びz軸は図12の紙面から45°傾いている。

【0025】同図に示すように、CeO₂の(011)面においては、O原子1がSi結晶中のSi原子列の中間部分の上方に位置している。Si結晶の格子構造の[100]方向に沿って一次的に見た場合、つまり紙面に垂直な方向から見た場合、このO原子1の位置は、Si基板の最表面の2×1再構成構造に現れるダングリングボンドの位置と非常に近い。その結果、Si基板上に同時に供給されたCeとO(酸素)とは、CeO₂結晶の(001)面を形成するよりも、CeO₂の(01

1)面を形成しやすいことになる。そして、Si基板上にCeO₂結晶の(011)面が形成される場合、同図に示すように、単位胞5と単位胞6という互いに回転対称関係にある2つの結晶構造が同等の確率で現れることになる。従って、Si基板上にCeO₂結晶のエピタキシャル成長を行なった場合、2つの異なる方位を有する2つの結晶がドメインを作って混在し、全体として多結晶のCeO₂膜が形成される。

【0026】図13は、上記第5の文献に記載されているもので、CeO₂膜に2つのドメインが混在する状態を高分解能走査型トンネル電子顕微鏡(High Resolution Transmission Electron Microscopy: HRTM)で観察して得られた顕微鏡写真図である。同図に示すように、同図の横方向に平行なx軸[100]を有するドメインCrAと、同図の縦方向に平行なx軸[100]を有するドメインCrBとが混在しており、各ドメインCrA、CrBのサイズは10nm~50nmである。

【0027】図11は、(100)Si基板8の上に形成された(011)CeO₂膜9中に2種類のCeO₂結晶のドメインが形成されている状態を示す模式断面図である。

【0028】次に、(111)Si基板の上に(111)CeO₂結晶を形成する過程を考える。この時のSi結晶とCeO₂結晶の構造については、上述の第6の文献に開示されている。図14(a)~(c)は、同文献中の図4に相当する図であって、Si基板の(001)面、(111)面及び(110)面にそれぞれエピタキシャル成長するCeO₂結晶の方位を示す図である。図14(a)は、第5の文献と同様に、Si基板の(001)面上に膜面の方位が(011)面であるCeO₂結晶の2種類のドメインが形成されることを表している。一方、図14(c)は、(011)Si基板の上には(011)CeO₂膜と(111)CeO₂膜とが形成可能であることを表している。

【0029】ここで、図14(b)に示すように、(111)Si基板の上には(111)CeO₂膜が成長しやすく、格子不整合も小さい。このとき、CeO₂結晶の構造は、厳密には基板面と垂直な方向にCeのみからなる層と酸素のみからなる層が交互に積層されたものとなっているが、両層の層間距離は非常に近いので、近似的には共通の面内に2つの原子が混在しているとみなすことができる。したがって、Ce原子とO原子という2種類の原子のうち一方の種類の原子を排除して他方の種類の原子のみからなる層を形成するエネルギーは、いずれの種類の原子の層についても大きくない。すなわち、Si基板上にCe原子とO原子とが同時に供給される場合にも、(111)CeO₂膜を形成することができ、これとは異なる面方位を有するCeO₂膜が形成されることはないといつてよい。

【0030】しかるに、(111)面はダイヤモンド構

造を有する結晶中の最稠密面であるので、(111)面上には最も多くのSiダングリングボンド(未結合手)が存在している。このSi基板の表面上にO原子とCe原子とを同時に供給すると、Si基板の表面上にCeO₂結晶だけでなくSiO₂層も形成されることになる。従って、結晶性の悪化や比誘電率の低下を招くおそれがある。

【0031】なお、第1、第3、第4、第6の各文献では、形成したCeO₂薄膜の結晶性をX線によって評価している。それらのうちで最も小さな半値全幅(Full Width of Half Maximum: FWHM)の回折ピークを示しているのは、第4の文献のものであるが、それでも半値全幅が3500 arc sec. と大きい。また、他の文献で得られている半値全幅はそれを大きく上回る。これは、Si結晶とCeO₂結晶との格子不整合率が-0.37%しかないことを考えると非常に悪い値であると考えられる。例えば、GaAsに対して0.26%の格子不整合率($a_{\text{GaAs}}=5.6533$, $a_{\text{ZnSe}}=5.668$)を持つZnSeのFWHMが300 arc sec. 以下である(ただし、2θ軸固定、ω軸走査のロッギングカーブの場合)。各文献で得られている半値全幅の値はω-2θ(θ-2θ)両軸走査によって得られている値であるので、その半分がω軸走査の値と等価であるとしてもおよそ6倍の違いがある。すなわち各文献において形成されているCeO₂膜は、TEMを用いて観察されるような局所的なレベルでは平滑で欠陥が少ないように見えていても、X線ビームのスポット径の範囲に亘って格子の乱れ・欠陥等不規則性が大きく、化合物半導体で用いられる結晶と比較した場合、その結晶性はかなり劣ると考えられる。このようにCeO₂膜の結晶性が低いということも、両者の間にSiO₂層を形成してしまう要因の一つと考えられる。すなわち、すでに形成されたCeO₂層で格子が乱れている場合、その部分を酸素(O)原子が通過しやすくなり、Si基板の表面に供給される酸素原子の量が増える。また、Si基板の表面部分においても直上のCeO₂層の結晶格子が乱れた部分にはダングリングボンドが多く存在するので、そこに酸素が結合しやすくなってSiO₂層の形成が促進される。

【0032】本発明者は、以上の考察から、蛍石型結晶構造を有する酸化物など、(001)Si基板の上にSiのダイヤモンド立方構造に連続する構造を有する薄膜を形成してから、Ceと酸素とを交互に供給することで、ダブルドメインを有する(011)CeO₂膜は形成されることがなく、単結晶の(001)CeO₂膜を形成することができることを想到するに至った。

【0033】以下、以上の考察から導かれた本発明について説明する。

【0034】本発明の第1の誘電体膜は、結晶性半導体層の上に形成され酸素との親和性が上記半導体層を構成する半導体材料と酸素との親和性よりも高い金属材料か

らなる下地層と、上記下地層の上に形成された結晶性CeO₂膜とを備えている。

【0035】これにより、半導体層の上にシリコン酸化膜等の半導体層を構成する材料の酸化膜が形成されにくい構造となっているので、比誘電率の高い下地層及び結晶性CeO₂層を含む単位面積当たりの容量の大きい誘電体膜が得られる。したがって、誘電体膜の厚みを十分厚くして、リークの低減や、破壊耐圧の向上を図ることが可能になる。

10 【0036】上記第1の誘電体膜において、上記下地層のうち少なくとも一部が酸化されていることが好ましい。

【0037】本発明の第2の誘電体膜は、結晶性半導体層の上に形成され、金属元素と上記半導体層を構成する半導体材料とを含めた複合酸化物からなる下地層と、上記下地層の上に形成された結晶性CeO₂層とを備えている。

20 【0038】これにより、半導体層とのなじみがよくひずみや界面準位の少ない下地層を含み、かつ、比誘電率の高いCeO₂層を有する誘電体膜が得られる。

【0039】本発明の第3の誘電体膜は、結晶性半導体層の上に形成され、上記半導体層の主面において上記半導体の結晶とほぼ格子整合する結晶性金属酸化物からなる下地層と、上記下地層の上に形成された結晶性CeO₂層とを備えている。

【0040】これにより、半導体層の結晶構造に関する情報を下地層から引き継いだ結晶性の高いCeO₂層を有する誘電体膜が得られる。

30 【0041】上記第1～第3の誘電体膜において、上記下地層を構成する金属材料は、Mg, Zr, Y及びBiのうち少なくともいずれか1つから選ばれることが好ましい。

【0042】本発明の第4の誘電体膜は、結晶性半導体層の上に形成され、Mg, Zr, Y, Ce及びBiのうち少なくともいずれか1つから選ばれる金属材料からなる下地層と、上記下地層の上に形成された強誘電体層とを備えている。

【0043】これにより、シリコン酸化膜などの半導体材料の酸化膜がほとんどない下地層と、配向性の高い強誘電体層とが得られる。したがって、誘電体膜全体に印加される電圧を有効に強誘電体層に配分することが可能になり、強誘電体層の残留分極量を十分大きく確保することができる。

【0044】上記第4の誘電体膜において、上記下地層のうち少なくとも一部が酸化されていることが好ましい。

【0045】本発明の第5の誘電体膜は、結晶性半導体層の上に形成され上記半導体層を構成する半導体材料の酸化物からなる酸化層と、上記酸化層の上に形成された金属材料の酸化物からなる下地層と、上記下地層の上に

形成された強誘電体層とを備えている。

【0046】これにより、半導体層を構成する半導体材料の酸化物からなる酸化層の界面準位が少なく半導体層とのなじみがきわめてよいことを利用して、配向性の高い強誘電体層を有し、信頼性の高い誘電体膜が得られる。

【0047】上記第5の誘電体膜において、上記下地層を構成する金属材料は、Mg、Zr、Y、Ce及びBiのうち少なくともいずれか1つから選ばれることが好ましい。

【0048】本発明の第1の誘電体膜の形成方法は、結晶性半導体層を有する基板を用意する工程(a)と、上記結晶性半導体層の上に、酸素との親和性が上記半導体層を構成する半導体材料と酸素との親和性よりも高い金属材料のみからなる下地層を形成する工程(b)と、上記下地層の上にCe層を形成する工程(c)と、上記Ce層の上方から酸素を供給して、少なくともCeO₂層を形成する工程(d)とを含んでいる。

【0049】この方法により、半導体材料の酸化膜の形成を抑制しつつ、結晶性の高いCeO₂層を形成することができる。したがって、厚みが厚くても単位面積当たりの容量が大きく、リークが小さく、破壊耐圧の大きい誘電体膜を形成することが可能になる。

【0050】上記第1の誘電体膜の形成方法において、上記工程(d)では、上記下地層の少なくとも一部を酸化することが好ましい。

【0051】上記第1の誘電体膜の形成方法において、上記工程(b)～(d)は、超高真空のエピタキシャル成長用装置の中で連続して行なわれることが好ましい。

【0052】上記第1の誘電体膜の形成方法において、上記工程(b)及び(c)は、EB加熱蒸発装置を用いたMBE法により行なわれることが好ましい。

【0053】上記第1の誘電体膜の形成方法において、上記工程(b)では、Mg、Zr、Y及びBiのうち少なくともいずれか1つから選ばれる金属材料のみからなる下地層を形成することが好ましい。

【0054】本発明の第2の誘電体膜の形成方法は、結晶性半導体層を有する基板を用意する工程(a)と、上記結晶性半導体層の上に金属材料のみからなる下地層を形成する工程(b)と、上記下地層の上方から酸素を供給して、上記下地層の少なくとも一部を酸化して金属酸化層を形成する工程(c)と、上記金属酸化層の上に強誘電体層を形成する工程(d)とを含んでいる。

【0055】この方法により、半導体材料の酸化膜の形成を抑制しつつ、結晶性の高い下地層が形成されるので、下地層の上に配向性の高い強誘電体層が形成される。したがって、強誘電体デバイスに適した誘電体膜を形成することが可能になる。

【0056】上記第2の誘電体膜の形成方法において、上記工程(c)を、上記工程(d)における強誘電体層

を形成するための酸素の供給を利用して、工程(d)と同時に進めることもできる。

【0057】上記第2の誘電体膜の形成方法において、上記工程(b)では、Mg、Zr、Y、Ce及びBiのうち少なくともいずれか1つから選ばれる金属材料のみからなる下地層を形成することが好ましい。

【0058】本発明の第3の誘電体膜の形成方法は、結晶性半導体層を有する基板を用意する工程(a)と、上記結晶性半導体層の表面を熱酸化して、熱酸化膜を形成する工程(b)と、上記熱酸化膜の上に金属材料のみからなる下地層を形成する工程(c)と、上記下地層の上方から酸素を供給して、上記下地層の少なくとも一部を酸化して金属酸化層を形成する工程(d)と、上記金属酸化層の上に強誘電体層を形成する工程(e)とを含んでいる。

【0059】この方法により、半導体層となじみのよい熱酸化膜を用いつつ、熱酸化膜、下地層及び強誘電体層を相互拡散のほとんどない状態で形成することが可能になる。したがって、強誘電体メモリデバイスに適した誘電体膜を容易に形成することができる。

【0060】上記第3の誘電体膜の形成方法において、上記工程(c)を、上記工程(d)における強誘電体層を形成するための酸素の供給を利用して、工程(d)と同時に進めることができる。

【0061】上記第3の誘電体膜の形成方法において、上記工程(c)では、Mg、Zr、Y、Ce及びBiのうち少なくともいずれか1つから選ばれる金属材料のみからなる下地層を形成することが好ましい。

【0062】

【発明の実施の形態】(第1の実施形態)次に、本発明の誘電体膜の形成方法及び誘電体膜の形成装置に関する第1の実施形態について図面を参照しながら説明する。

【0063】図1は、本発明の各実施形態で用いたMBE装置の構造を概略的に示す断面図である。同図に示すように、このMBE装置は、MBE成長又は成膜を行なうための真空容器13と、真空容器13内を減圧するための真空ポンプ16と、CeO₂などの薄膜を形成するための第1、第2のEB加熱蒸発装置17a、17bと、真空容器13内へのCeの供給量を制御するためのシャッター11a、11bと、真空容器13内への酸素ガスの供給量を制御するためのガスバルブ15とを備えている。そして、図示されていない試料取り付け部に被処理物である基板14を取り付けて、MBE成長又は成膜を行なうように構成されている。ここで、第1のEB加熱蒸発装置17aは、金属Ce18aを担持するとともに金属Ce18aに電子線(Electron Beam: EB)を照射して加熱するための機構19aを備えている。第2のEB加熱蒸発装置17bは、金属Ceとは異なる金属材料18b(例えばMg、Bi、Zr、Yなど)を担持するとともに金属材料18bに電子線を照射

して加熱するための機構 19b を備えている。そして、各 EB 加熱蒸発装置 17a, 17b は、シャッター 11a, 11b の操作によっていわゆる分子線状の Ce, 金属を供給することが可能に構成されている。

【0064】なお、第 1 の EB 加熱蒸発装置 17a の機構 19a において金属 Ce 18a を直接担持する部分は、通常の EB 装置において用いられているカーボン (C) や銅 (Cu) ではなく、タングステン (W) やモリブデン (Mo) あるいはタンタル (Ta) などによって構成されていることが好ましい。その理由は、以下の通りである。Cu の融点は 1000℃ 前後であって、Ce の融点に対して 100~200℃ しか余裕がないので、Ce を融解、蒸発させるときに Cu も同時に融解して蒸発するおそれがある。また、カーボンは融点が 3000℃ 前後とかなり高いが、Ce と化合物を形成しやすいため、1000℃ 以下でカーボンと Ce とが化学反応して炭化物を形成し、機構 19a が壊れてしまうおそれがある。それに対して、W, Mo, Ta は、それぞれ融点が 2000℃ 以上であり、かつ Ce と化合物を形成しにくいことから、Ce の融点付近の低温状態では両者が化学反応を生じることもないので、金属 Ce 18a を直接担持する部分を構成する材料として非常に安定している。なお、第 2 の EB 加熱蒸発装置 17b の機構 19b における金属材料 18b を直接担持する部分についても同様である。

【0065】そして、シャッター 11a, 11b の開閉制御により、いわゆる分子線状の金属材料と Ce とを供給することが可能であるように構成されている。また、真空容器 13 に EB 加熱蒸発装置 17a, 17b と共に装着されたガスバルブ 15 の制御により、真空容器 13 に連続的に、かつ、金属 Ce 18a や金属材料 18b とは個別に、酸素を供給することが可能である。また、酸素の供給量を非常に短く規則正しいパルス状に制御することも可能である。すなわち、ガスバルブ 15 には、電磁弁が備えられており、この電磁弁の開閉は 0.1 秒以内で行なうことが可能であり、かつ、電磁弁を閉鎖した場合にはそのリークレートを $1 \times 10^{-5} \text{cc/sec}$ 以下に抑制することが可能である。

【0066】なお、本実施形態では金属 Ce 18a と金属材料 18b とを供給するために EB 加熱蒸発装置を用いたが、低温でも蒸気圧が充分確保できる Mg や Bi の場合には、EB 加熱蒸発装置の代わりにクヌードセンセル (K-セル) を用いてもよい。

【0067】次に、MBE の手順について説明する。MBE 装置内は、真空ポンプ 16 によって常時排気されている。この操作により、金属 Ce, 金属材料中の不純物や表面付近の汚染物および EB 加熱蒸発装置 17a, 17b に付着した汚染物を蒸発させることができる。その結果、実際に誘電体膜を形成するに際しては、不純物や汚染物の大部分が除去された高純度の金属 Ce, その他

の金属材料を用いて Ce 原子を真空容器 13 内に供給することができ、これにより、後述のように結晶性の良好な CeO_2 薄膜を形成することができる。

【0068】一方、被処理物である基板 14 は、以下のように準備される。まず、Si 基板上に LOCOS 膜などが形成された基板 14 が洗浄された後、基板 14 が弗化水素 (HF) や弗化アンモニウム (NH_4F) を含む液に浸漬されて、水洗、乾燥された後直ちに結晶成長のための MBE 装置内に装着される。この時、この操作により基板 14 の表面は水素 (H) 原子やごく薄い SiO_2 アモルファス層によって覆われている。本実施形態においては、Si 基板 21 の主面は (001) 面であるが、(111) 面や他の高次の面方位、あるいはそれらを数度オフさせた面方位の主面を有する Si 基板を用いてもよい。そして、MBE 装置内で基板 14 が 100℃~400℃ の温度まで昇温されると、基板 14 の表面に残る水分や吸着ガスが除去される。その後、さらに基板 14 が昇温されて 800℃~900℃ に保持される。この時、基板 14 の表面を覆っていた H 原子や薄い SiO_2 アモルファス層も脱離し、基板 14 の清浄・平滑な面が真空容器 13 中に露出される。

【0069】図 2 (a) ~ (c) は、本実施形態における金属材料である Mg と、Ce とを Si 基板上に積層した後、これらを酸化して、 CeO_2 膜を形成する過程を説明するための図である。

【0070】図 1 に示す第 2 EB 加熱蒸発装置 17b, 第 1 EB 加熱蒸発装置 17a を順次作動させて、金属材料である Mg や Ce を真空容器 13 内に供給すると、図 2 (a) に示すように、Si 基板 21 上にそれぞれ単結晶の Mg 層 22, Ce 層 23 が連続して形成される。Mg 層 22, Ce 層 23 の厚さは、いずれも Si 基板 21 の結晶格子の情報を上方に伝達できるほど十分薄いことが望まれる。具体的には、Mg 層 22, Ce 層 23 の厚さは、5 Å (4 原子層) 以下であることが好ましい。

【0071】その後、図 1 に示すガスバルブ 15 が開かれると、Ce 層 23 の上に O_2 分子 24 が供給される。この O_2 分子 24 (又は原子) は、まず、Ce 層 23 内に浸透して拡散するので、図 2 (b) に示すように、Ce 層 23 の Ce が酸化されて CeO_2 層 25 が形成される。 O_2 分子 24 による酸化を奥方まで行わずに、図 2 (b) に示すごとく、 CeO_2 層 25 のみが形成される程度に O_2 分子 24 の供給量を制御することも可能である。

【0072】しかしながら、実際の工程では、 CeO_2 層 25 からの酸素抜けを防ぐために酸化を過剰に行うのが一般的である。また、形成された CeO_2 層 25 は O_2 分子 24 を非常に通過させやすい性質がある。その結果、図 2 (c) に示すように、 CeO_2 層 25 の直下にある Mg 層 22 中の Mg も酸化されて、MgO 層 26 が形成される。ここで、Mg は酸素との親和性が Si より

も高く、かつ、酸素を通過させにくい。そのために、Si 基板 21 の表面まで酸素が到達することはほとんどあり得ず、Si 基板 21 の表面が酸化されて SiO_2 が形成されるというおそれはほとんどない。

【0073】本実施形態の形成方法によると、まず、Si 基板 21 の結晶構造に倣った結晶構造を有する Mg 層 22 及び Ce 層 23 を先に形成してから、 O_2 分子 24 を供給して CeO_2 層 25 を形成するので、 CeO_2 層 25 も Si 基板 21 の結晶構造に倣った結晶構造を有している。本実施形態では、Si 基板 21 として (001) Si 基板を用いているので、良好な結晶性を有する (001) CeO_2 膜 25 が形成される。すでに説明したように、上記従来の製造方法のごとく、 O_2 分子と Ce 原子とが同時に供給される条件でエピタキシャル成長を行なった場合には、 CeO_2 結晶の (011) 面での結晶成長の方がより起こりやすい。しかし、本実施形態のように、先に (001) Si 基板の結晶構造に倣った Ce 層 23 を形成してあれば、その後 Ce 層 23 中の Ce を酸化しても、図 12 に示すような共通の格子面に Ce 原子と O 原子とが共存する (011) CeO_2 膜は形成されることがない。つまり、本実施形態により、ダブルドメインのない高い結晶性を有する (001) CeO_2 膜からなる CeO_2 層 25 を容易に形成することができる。すなわち、MIS デバイスのゲート絶縁膜としても、FeRAM などにおける強誘電体層のパッファ層としても用いることができる比誘電率の高い (約 29)、かつ、結晶性の良好な CeO_2 層を得ることができる。

【0074】また、Ce 層 23 の下地金属層として、酸素を通過させにくい Mg 層 22 を形成しているので、Si 基板 21 の酸化によって比誘電率の小さい SiO_2 層 (比誘電率約 3.9) が形成されるのを抑制することができる。そして、MIS デバイスのゲート絶縁膜としても、FeRAM などにおける強誘電体層のパッファ層としても用いることができる比誘電率の高い (約 9.7)、かつ、結晶性の良好な MgO 層を得ることができる。

【0075】なお、本実施形態においては、Si 基板 21 として (001) Si 基板を用いて、Si 基板 21 の上に (001) CeO_2 膜からなる CeO_2 層 25 を形成する場合を例にとって説明したが、Si 基板 21 として (111) Si 基板を用いてもよい。その場合には、Si (111) 基板上に (111) CeO_2 膜が形成されることになる。

【0076】(第 2 の実施形態) 次に、本発明の第 2 の実施形態について説明する。本実施形態においても第 1 の実施形態と同様に、図 1 に示す製造装置を用いるものとする。ただし、本実施形態においても、金属 Ce や金属材料を供給するための装置として図 1 に示す EB 加熱蒸発装置 17a、17b の代わりにクヌードセンセル (K-セル) を用いてもよい。

【0077】次に、本実施形態における CeO_2 膜の形成方法について説明する。MBE 成長に先立ち Si 基板を準備する手順は、上記第 1 の実施形態で説明したとおりである。

【0078】図 3 (a) ~ (c) は、本実施形態における金属材料である Bi と、Ce とを Si 基板上に積層した後、これらを酸化して、 CeO_2 膜を形成する過程を説明するための図である。

【0079】図 1 に示す第 2 EB 加熱蒸発装置 17b、第 1 EB 加熱蒸発装置 17a を順次作動させて、金属材料である Bi や Ce を真空容器 13 内に供給すると、図 3 (a) に示すように、Si 基板 21 上にそれぞれ単結晶の Bi 層 28、Ce 層 23 が連続して形成される。Bi 層 28、Ce 層 23 の厚さは、いずれも Si 基板 21 の結晶格子の情報を上方に伝達できるほど十分薄いことが望まれる。具体的には、Bi 層 28、Ce 層 23 の厚さは、5 Å (4 原子層) 以下であることが好ましい。

【0080】その後、図 1 に示すガスバルブ 15 が開かれると、Ce 層 23 の上に O_2 分子 24 が供給される。この O_2 分子 24 (又は原子) は、まず、Ce 層 23 内に浸透して拡散するので、図 3 (b) に示すように、Ce 層 23 の Ce が酸化されて CeO_2 層 25 が形成される。 O_2 分子 24 による酸化を奥方まで行なわずに、図 3 (b) に示すごとく、 CeO_2 層 25 のみが形成される程度に O_2 分子 24 の供給量を制御することも可能である。

【0081】しかしながら、実際の工程では、 CeO_2 層 25 からの酸素抜けを防ぐために酸化を過剰に行うのが一般的である。また、形成された CeO_2 層 25 は O_2 分子 24 を非常に通過させやすい性質がある。その結果、図 3 (c) に示すように、 CeO_2 層 25 の直下にある Bi 層 28 中の全体又は一部の Bi も酸化される。このとき、Bi が酸化される形態には 2 通りの形態がある。

【0082】1 つの形態では、Bi が酸素のみと反応する場合であって、この場合には Bi_2O_3 が形成される。ここで、Bi は酸素との親和性が Si よりも高く、かつ、酸素を通過させにくい。そのために、Si 基板 21 の表面まで酸素が到達することはほとんどあり得ず、Si 基板 21 の表面が酸化されて SiO_2 が形成されるというおそれはほとんどない。

【0083】また、もう 1 つの形態では、Bi が酸素 (O)、Si の両方と反応する場合であって、この場合には、図 3 (c) に示すように、珪酸化合物つまり Bi_2SiO_5 の結晶体からなる Bi_2SiO_5 層 29 が形成される。 Bi_2SiO_5 は、 SiO_2 と異なり、Si 基板 21 の上で容易に高い結晶性の結晶構造を形成する。この Bi_2SiO_5 の結晶構造は立方晶であり、ダイヤモンド立方構造である Si 単結晶の構造と共通して

50 いる。しかも、いったん Bi 層、Ce 層を形成してか

ら、酸素を供給するので、酸素が薄いBi層中を拡散しながらSi基板の最表面も巻き込んだ状態で Bi_2SiO_5 の結晶が成長する。言い換えると、 Bi_2SiO_5 層29は下方にも成長して形成される。そして、 SiO_2 は形成されないと考えてよい。さらに、Bi層28が形成されたときに、Bi層28とSi基板21とが界面で反応するので、界面に存在した浮遊未結合手（ダングリングボンド）が終端されており、界面順位密度を $3 \times 10^{10} \text{ cm}^{-2}$ 以下にまで、小さくすることができる。

【0084】以上の2通りのBi層28の酸化形態は、成膜条件を調整することによって選択することができる。この成膜条件とは、主として基板温度と酸素供給量である。

【0085】本実施形態の形成方法によると、まず、Si基板21の結晶構造に倣った結晶構造を有するBi層28及びCe層23を先に形成してから、 O_2 分子24を供給して CeO_2 層25を形成するので、 CeO_2 層25もSi基板21の結晶構造に倣った結晶構造を有している。本実施形態では、Si基板21として(001)Si基板を用いているので、良好な結晶性を有する(001) CeO_2 膜である CeO_2 層25が形成される。すでに説明したように、上記従来の製造方法のごとく、 O_2 分子とCe原子とが同時に供給される条件でエピタキシャル成長を行なった場合には、 CeO_2 結晶の(011)面での結晶成長の方がより起こりやすい。しかし、本実施形態のように、先に(001)Si基板の結晶構造に倣ったCe層23を形成してあれば、その後Ce層23中のCeを酸化しても、図12に示すような共通の格子面にCe原子とO原子とが共存する(011) CeO_2 膜は形成されることがない。つまり、本実施形態により、ダブルドメインのない高い結晶性を有する(001) CeO_2 膜からなる CeO_2 層25を容易に形成することができる。すなわち、MISデバイスのゲート絶縁膜としても、FeRAMなどにおける強誘電体層のパッファ層としても用いることができる比誘電率の高い(約29)、かつ、結晶性の良好な CeO_2 層を得ることができる。

【0086】また、Ce層23の下地金属層として、酸素を通過させにくいBi層28を形成しているので、Si基板21の酸化による SiO_2 層が形成されるのを抑制することができる。そして、MISデバイスのゲート絶縁膜としても、ふえんRAMなどにおける強誘電体層のパッファ層としても用いることができる比誘電率の高い、かつ、結晶性の良好な BiO_2 層又は Bi_2SiO_5 層を得ることができる。

【0087】特に、上述の2つの酸化形態のうち Bi_2SiO_5 層29が形成される場合は、ダイヤモンド立方構造であるSi単結晶と共通した結晶構造である立方晶の、Si基板21との親和性のよい Bi_2SiO_5 層29が得られるので、その上に形成される CeO_2 層23

の結晶性や誘電特性が良好となる。また、強誘電体層のパッファ層としても用いることができる比誘電率の高い、かつ、結晶性の良好な ZrO_2 層を得ることができる。

【0088】なお、本実施形態においては、Si基板21として(001)Si基板を用いて、Si基板21の上に(001) CeO_2 膜からなる CeO_2 層25を形成する場合を例にとって説明したが、Si基板21として(111)Si基板を用いてもよい。その場合には、Si(111)基板上に(111) CeO_2 膜が形成されることになる。

【0089】なお、 Bi_2SiO_5 層は強誘電性を発揮しうるので、これを強誘電体層として用いることも可能である。

【0090】(第3の実施形態)次に、本発明の第3の実施形態について説明する。本実施形態においても第1の実施形態と同様に、図1に示す製造装置を用いるものとする。ただし、本実施形態においても、金属Ceや金属材料を供給するための装置として図1に示すEB加熱蒸発装置17a、17bの代わりにクヌードセンセル(Kーセル)を用いてもよい。

【0091】次に、本実施形態における CeO_2 膜の形成方法について説明する。MBE成長に先立ちSi基板を準備する手順は、上記第1の実施形態で説明したとおりである。

【0092】図4(a)～(d)は、本実施形態における金属材料であるZrと、CeとをSi基板上に積層した後、これらを酸化して、 CeO_2 膜を形成する過程を説明するための図である。

【0093】図1に示す第2EB加熱蒸発装置17bを作動させて、金属材料であるZrを真空容器13内に供給すると、図4(a)に示すように、Si基板21上に単結晶のZr層30が形成される。Zr層30の厚さは、Si基板21の結晶格子の情報を上方に伝達できるほど十分薄いことが望まれる。具体的には、Zr層30の厚さは、5Å(4原子層)以下であることが好ましい。

【0094】その後、図1に示すガスバルブ15が開かれると、Ce層23の上に O_2 分子24が供給される。この O_2 分子24(又は原子)は、Zr層30内に浸透して拡散するので、Zr層30のCeが酸化されてZr O_2 層31が形成される。

【0095】その後、図1に示す第1EB加熱蒸発装置17aを作動させると、図4(b)に示すように、Ce原子20がZr O_2 層31の上に供給される。すると、図4(c)に示すように、Zr O_2 層31の上に単結晶のCe層23が形成される。Ce層23の厚さは、Si基板21の結晶格子の情報を上方に伝達できるほど十分薄いことが望まれる。具体的には、Ce層23の厚さは、5Å(4原子層)以下であることが好ましい。

10

20

30

40

50

【0096】その後、図1に示すガスバルブ15が開かれると、Ce層23の上にO₂分子24が供給される。このO₂分子24は、Ce層23内に浸透して拡散するので、図4(d)に示すように、Ce層23のCeが酸化されてCeO₂層25が形成される。

【0097】本実施形態の形成方法によると、まず、Si基板21の結晶構造に倣った位置に原子が並ぶZr層30を形成し、さらにO₂分子24を供給してZrO₂層31を形成している。このZrO₂結晶は蛍石型結晶構造を有し、上述のようにSi単結晶のダイヤモンド立方晶とにほぼ連続した格子を形成する。しかも、先にZr層30を形成し、さらに、O₂分子24を供給してZrO₂層31を形成するので、ZrO₂層31はSi基板21の結晶にほぼ格子整合している。本実施形態では、Si基板21として(001)Si基板を用いているので、良好な結晶性を有する(001)ZrO₂膜であるZrO₂層31が形成される。すでに説明したように、上記従来の製造方法のごとく、O₂分子とCe原子とが同時に供給される条件でエピタキシャル成長を行なった場合には、CeO₂結晶の(011)面での結晶成長の方がより起こりやすい。CeO₂層と同じ蛍石型結晶構造を有するZrO₂層を形成する場合も同様である。しかし、本実施形態のように、先に(001)Si基板の結晶構造に倣ったZr層30を形成してあれば、その後Zr層30中のCeを酸化しても、図12に示すCeO₂結晶のごとくダブルドメインを有する(011)ZrO₂層は形成されることがない。つまり、本実施形態により、ダブルドメインのない高い結晶性を有する(001)ZrO₂膜からなるZrO₂層31を容易に形成することができる。すなわち、MISデバイスのゲート絶縁膜としても、FeRAMなどにおける強誘電体層のバッファ層としても用いることができる。比誘電率の高い(約12.5)、かつ、結晶性の良好なZrO₂層を得ることができる。

【0098】そして、その上に、Ce層23、CeO₂層25を形成するので、取り扱いにくい材料である金属Ceを用いなくても、容易に結晶性のよい(001)CeO₂膜からなるCeO₂層25を形成することができる。すなわち、MISデバイスのゲート絶縁膜としても、FeRAMなどにおける強誘電体層のバッファ層としても用いることができる。比誘電率の高い(約29)、かつ、結晶性の良好なCeO₂層を得ることができる。

【0099】また、Zr層30は、酸素を通過させにくい性質を有するので、Si基板21の酸化によるSiO₂層が形成されるのを抑制することができる。

【0100】なお、本実施形態においては、Si基板21として(001)Si基板を用いて、Si基板21の上に(001)CeO₂膜からなるCeO₂層25を形成する場合を例にとりて説明したが、Si基板21として(111)Si基板を用いてもよい。その場合には、

Si(111)基板上に(111)CeO₂膜が形成されることになる。

【0101】(第1～第3の実施形態における変形形態)上記第1～第3の実施形態において、CeO₂層を形成する際には、Ce層とO層とを交互に積層しなくても、同時に供給してもよい。

【0102】また、Si基板21とCeO₂層25との間に介在させる下地層を構成する金属材料として、Mg、Bi、Zrに代えて、Y(イットリウム)を用い、Y層やY₂O₃層を形成してもよい。

【0103】また、下地層として、Mg層、Bi層、Zr層、Y層又はこれらの酸化物からなるMgO層、Bi₂O₃層、ZrO₂層、Y₂O₃層などを複数層組み合わせた積層膜を形成してもよい。

【0104】(第4の実施形態)次に、本発明の第4の実施形態について説明する。ここで、本実施形態及び以下の実施形態においては、比誘電率の高い誘電体層の上に強誘電体層を設けた例について説明する。

【0105】本実施形態においても第1の実施形態と同様に、図1に示す製造装置を用いるものとする。ただし、本実施形態においても、金属Ceや強誘電体膜を構成する金属材料を供給するための装置として図1に示すEB加熱蒸発装置17a、17bの代わりにクヌードセンセル(K-セル)を用いてもよい。また、強誘電体膜を形成するためのEB加熱装置17bやクヌードセンセルは、強誘電体膜を構成する金属の種類数だけ設けられているものとする。

【0106】本実施形態においても、MBE成長に先立ちSi基板を準備する手順は、上記第1の実施形態で説明したとおりである。

【0107】図5(a)、(b)は、本実施形態におけるCeO₂層の上に強誘電体層を設けた場合の2つの構造例を示す図である。

【0108】図5(a)に示す構造においては、清浄平滑なSi基板21の表面上に、比誘電率の高い誘電体からなるバッファ層であるCeO₂層25と、強誘電体層41とが設けられている。強誘電体層41は、例えばPbLaTiO_x(いわゆるPLT)や、PbZrTiO_x(いわゆるPZT)から構成されるが、その他の結晶性を有する強誘電体膜を用いることができる。図5

(a)に示す構造においては、後述するように上記特願平11-171352号に開示された方法などにより、高い結晶性を有するCeO₂層25が強誘電体層41のバッファ層として設けられている。したがって、強誘電体層41も高い結晶性あるいは高い配向性を有している。ただし、PLTやPZTからなる強誘電体層41の結晶構造は必ずしもCeO₂層25の結晶構造と共通ではなく、格子定数も異なっているので、強誘電体層41とCeO₂層25との間の境界面において両者の原子が完全な結合を形成しているわけではない。すなわち、強

誘電体層 41 は必ずしも広い範囲に亘る単結晶構造を有しているわけではないが、 CeO_2 層 25 の結晶構造の影響を受けて、強誘電体層 41 の全体において、特定の結晶軸（例えば c 軸）が基板面に垂直な方向を向いているという、高い配向性を有している。そのために、強誘電体層 41 は、結晶軸の方向が少しずつずれたいくつかのドメインに分離した多結晶状態になっているが、強誘電体性の特に大きい方向（残留分極状態が生じる方向）が基板面に垂直な方向、あるいは特定の角度を持った方向にそろっていれば、大きな残留分極量を確保し、あるいは均一な強誘電特性を発揮することができる。

【0109】また、図 5 (b) は、 CeO_2 層 25 と Si 基板 21 との間に Ce 層 23 が介在している場合の構造を示す図である。このような構造は、例えば当初 Ce 層を数原子層（図 5 (b) に示す場合には 3 原子層）堆積してから、酸素と Ce とを交互に供給するか、先に堆積した Ce 層 23 を部分的に酸化することにより形成される。この場合にも、その後この基板を用いて半導体メモリなどの素子を形成した場合にも、Ce 層 23 が素子の電氣的、機械的な特性に悪影響を及ぼすことはない。

【0110】ここで、本実施形態における CeO_2 層の形成方法は、例えば特願平 11-171352 号に開示された方法によるか、上記第 1～第 3 の実施形態に開示された方法による。具体的には、金属 Ce を用いて、Si 基板の上にまず Ce の 1 原子層を堆積してから酸素原子層を堆積することにより、MEE モードによる単原子層を交互に形成して、例えば (001) Si 基板上に結晶性のよい、ダブルドメインのない (001) CeO_2 層を形成することができる。また、先に金属 Ce のみを供給して数原子層の Ce 膜を形成してから酸素を供給することにより CeO_2 層を形成してもよい。さらに、この酸素の供給は、第 6 の実施形態で説明するように、強誘電体膜の形成時に必要な酸素によって行なうことができる。つまり、Ce 層の上に強誘電体層を形成することで、Ce を CeO_2 層にすることができる。Ce は酸素を通過させやすいので、後者の方法は有効である。

【0111】また、本実施形態における強誘電体層 41 は、周知技術となっている MBE 法による強誘電体膜の形成方法を用いれば容易に実現できるので、ここでは形成方法についての説明を省略する。

【0112】本実施形態の強誘電体層 41 を備えた誘電体膜によると、比誘電率が高いパフ層としての CeO_2 層 25 の上に、強誘電体層 41 を設けることにより、パフ層の厚みを厚くしても単位面積当たりの容量を高く維持することができるので、パフ層の厚みが薄いことに起因するリーク電流の発生などを有効に防止することが可能になる。また、結晶性の良好な CeO_2 層 25 を形成し、この CeO_2 層 25 の上に強誘電体層 41 を形成しているため、高い配向性を有し、残留分極の大きい、あるいは、強誘電特性のばらつきの少ない

強誘電体層 41 を形成することができる。

【0113】その際、比誘電率の低い Si O_2 層をほとんど形成することがないので、強誘電体層の上方に電極を設けて、電極—基板間に電圧を印加した場合、誘電率の低い Si O_2 層に対する印加電圧の配分が多くなって強誘電体層に実質的に印加される電圧がわずかなるような不具合を抑制することができる。

【0114】（第 5 の実施形態）次に、本発明の第 5 の実施形態について説明する。本実施形態においても第 1 の実施形態と同様に、図 1 に示す製造装置を用いるものとする。ただし、本実施形態においても、金属 Ce や強誘電体膜を構成する金属材料を供給するための装置として図 1 に示す EB 加熱蒸発装置 17a、17b の代わりにクヌードセンセル（K-セル）を用いてもよい。また、強誘電体膜を形成するための EB 加熱装置 17b やクヌードセンセルは、強誘電体膜を構成する金属の種類数だけ設けられているものとする。

【0115】本実施形態においても、MBE 成長に先立ち Si 基板を準備する手順は、上記第 1 の実施形態で説明したとおりである。

【0116】図 6 (a)、(b) は、本実施形態における MgO 層の上に強誘電体層を設けた場合の 2 つの構造例を示す図である。

【0117】図 6 (a) に示す構造においては、清浄平滑な Si 基板 21 の表面上に、比誘電率の高い誘電体からなるパフ層である MgO 層 26 と、強誘電体層 41 とが設けられている。強誘電体層 41 は、例えば PbLaTiO_x （いわゆる PLT）や、 PbZrTiO_x （いわゆる PZT）から構成されるが、その他の結晶性を有する強誘電体膜を用いることができる。図 6 (a) に示す構造においては、上記第 1 の実施形態に開示された方法により、高い結晶性を有する MgO 層 26 が強誘電体層 41 のパフ層として設けられている。したがって、強誘電体層 41 も高い結晶性あるいは高い配向性を有している。ただし、PLT や PZT からなる強誘電体層 41 の結晶構造は必ずしも MgO 層 26 の結晶構造と共通ではなく、格子定数も異なっているため、強誘電体層 41 と MgO 層 26 との間の境界面において両者の原子が完全な結合を形成しているわけではない。これ

は、上記第 4 の実施形態と同様である。すなわち、強誘電体層 41 は必ずしも広い範囲に亘る単結晶構造を有しているわけではないが、MgO 層 26 の結晶構造の影響を受けて、強誘電体層 41 の全体において、特定の結晶軸（例えば c 軸）が基板面に垂直な方向を向いているという、高い配向性を有している。そのために、強誘電体層 41 は、結晶軸の方向が少しずつずれたいくつかのドメインに分離した多結晶状態になっているが、強誘電体性の特に大きい方向（残留分極状態が生じる方向）が基板面に垂直な方向、あるいは特定の角度を持った方向にそろっていれば、大きな残留分極量を確保し、あるいは

均一な強誘電特性を発揮することができる。

【0118】また、図5(b)は、MgO層26とSi基板21との間にMg層22が介在している場合の構造を示す図である。このような構造は、O₂分子24の供給量を、Mg層22全体が酸化されない程度に制御することにより形成される。この場合、その後この基板を用いて半導体メモリなどの素子を形成した場合にも、Mg層22が素子の電氣的、機械的な特性に悪影響を及ぼすことはない。

【0119】ここで、本実施形態におけるMgO層の形成方法としては、例えば第1の実施形態における図2(a)に示す工程において、Ce層23を形成する工程を設けずに、Mg層22のみを形成しておいて、その後、図2(b)に示すように、O₂分子24を供給する方法を用いることができる。また、第6の実施形態で説明するように強誘電体層41を形成する際に必要な酸素を利用して、Mg層を酸化してMgO層にすることもできる。

【0120】また、本実施形態における強誘電体膜の形成は、周知技術となっているMBE法による強誘電体膜の形成方法を用いればよいので、ここでの形成方法についての説明は省略する。

【0121】本実施形態の強誘電体層41を備えた構造によると、比誘電率が約9.7と高いバッファ層としてのMgO層26の上に、強誘電体層41を設けることにより、バッファ層の厚みを厚くしても必要な誘電率を維持することができるので、バッファ層の厚みが薄いことに起因するリーク電流の発生などを有効に防止することが可能になる。また、結晶性の良好なMgO層26を形成し、このMgO層26の上に強誘電体層41を形成しているの、高い配向性を有し、残留分極の大きい、あるいは、強誘電特性のばらつきの少ない強誘電体層41を形成することができる。

【0122】その際、比誘電率の低いSiO₂層をほとんど形成することがないので、強誘電体層の上方に電極を設けて、電極-基板間に電圧を印加した場合、誘電率の低いSiO₂層に対する印加電圧の分配比が多くなって強誘電体層に実質的に印加される電圧がわずかなるような不具合を抑制することができる。

【0123】(第6の実施形態)次に、本発明の第6の実施形態について説明する。ここで、本実施形態及び次の実施形態においては、SiO₂層の上に、比誘電率の高い誘電体層と強誘電体層とを順次形成した例について説明する。

【0124】本実施形態においても第1の実施形態と同様に、図1に示す製造装置を用いるものとする。ただし、本実施形態においても、金属Ceや強誘電体膜を構成する金属材料を供給するための装置として図1に示すEB加熱蒸発装置17a、17bの代わりにクヌードセンセル(K-セル)を用いてもよい。また、強誘電体膜

を形成するためのEB加熱装置17bやクヌードセンセルは、強誘電体膜を構成する金属の種類数だけ設けられているものとする。

【0125】本実施形態においても、MBE成長に先立ちSi基板を準備する手順は、上記第1の実施形態で説明したとおりである。

【0126】図7(a)~(d)は、本実施形態におけるSiO₂層の上に、ZrO₂層及び強誘電体層を形成する手順を示す図である。

【0127】図7(a)に示す工程の前に、清浄平滑なSi基板21の表面上に、熱酸化法により、アモルファス酸化シリコンからなるSiO₂層35を形成する。SiO₂層35の厚みは、デバイスに要求される特性に応じて選択することができ、通常は0.5~20nmである。Si基板21の表面は(001)面であることが好ましいが、(111)面や他の高次の面、あるいはそれらを数%オフさせた面であってもよいものとする。その後、超高真空のチャンバ内に導入して、100~400℃に加熱することにより、SiO₂層35の表面に残留している水分やガスを除去する。

【0128】次に、図7(a)に示すように、SiO₂層35の上にZr原子32を供給すると、アモルファス構造のSiO₂層35の表面に到達したZr原子32は、SiO₂層35の表面に沿って拡散し、面内でほぼ均一に分散して安定状態に達する。つまり、SiO₂層35の上にZr原子のみからなるZr層30が形成される。このZr層30はアモルファス構造又は多結晶構造を有している。

【0129】次に、図7(b)に示すように、Zr層30の上に強誘電体層を構成するための金属原子42(例えばPLTを構成するPb, La, Tiなど)とO₂分子24とを供給する。

【0130】すると、図7(c)に示すように、強誘電体層41が形成されていくが、このとき、O₂分子24のみがZr層30内を拡散して、Zr層30の固相結晶化を生ぜしめて、ZrO₂層31が形成される。

【0131】その結果、図7(d)に示すように、ZrO₂層31の上に強誘電体層41が形成されることになる。

【0132】本実施形態における強誘電体膜の形成は、周知技術となっているMBE法による強誘電体膜の形成方法を用いればよいので、ここでの形成方法についての説明は省略する。

【0133】本実施形態の製造方法によると、アモルファス構造のSiO₂層35を形成した後、SiO₂層35の上にZr層30を形成してから、強誘電体層を形成する際に必要なO₂分子24(又は原子)をZr層30内に拡散させてZrの酸化による固相結晶化を利用してZrO₂層31を形成する。したがって、製造上特に難しい技術を用いることなく、配向性の高い強誘電体層4

1を形成することができるという利点がある。

【0134】なお、図7(b)に示す O_2 分子24は、強誘電体層を構成するための金属原子42と同時に供給してもよいし、それに先だって O_2 分子をZr層30に供給して先にZr O_2 層を形成してから、その上に強誘電体層を形成してもよい。また、(001) Si基板に代えて(111) Si基板を用いてもよい。

【0135】図8(a), (b)は、本実施形態の製造方法によって形成されたSi O_2 層とZr O_2 層と強誘電体層との積層構造(誘電体膜)を示す図である。

【0136】図8(a)は、Si基板21の上に、アモルファス構造のSi O_2 層35と、結晶構造のZr O_2 層25と、高い配向性を有する強誘電体層41とが順次積層された状態を示す図である。また、図8(b)は、Zr層30の全体が酸化されずに一部がZr層30のままで残存している状態を示す図である。図8(b)に示す構造においても、強誘電体層41の高配向性を固相結晶化されたZr O_2 層31によって実現することができるので、デバイス特性における不具合は生じない。

【0137】次に、図9は第6の実施形態の製造方法によって形成された積層構造(誘電体膜)の断面を透過電子顕微鏡(TEM)によって撮影した結果得られた断面TEM像の複写図である。Si基板としては(001)面を有するP型Si基板を用いている。Si O_2 層の厚みは10nmであり、Zr O_2 層の厚みは約9nmである。このZr O_2 層は、アモルファス構造のSi O_2 層の上に、厚みが3nmのZr層を形成した後、強誘電体層を形成するための酸素の供給によってZr層を固相結晶化した結果得られたものである。また、Zr O_2 層の上には強誘電体層であるPLT層(PbLaTiO_x層)が形成されていることがわかる。

【0138】ここで、図9において注目すべき点は、Si基板とSi O_2 層との界面、Si O_2 層とZr O_2 層との界面がそれぞれ非常に平坦で相互に交わることなく鮮明に形成されている点である。また、EPMA(Electron Probe Microanalysis: 電子線プローブマイクロアナリシス)分析装置による組成分析から、各層から他の層への原子の拡散は非常に少ないことが確認されている。そして、この積層構造(誘電体膜)から得られる強誘電特性も良好であることがわかった。

【0139】一方、図10は、第6の実施形態における製造方法とは異なり、図7(b)に示すようなZr層30を形成する代わりに、Si O_2 層の上に直接Zr原子と O_2 分子とを供給することにより、Zr O_2 層を形成した後、強誘電体層を構成する金属原子と O_2 分子とを供給して、得られた積層構造(誘電体膜)の断面TEM像を示す図である。

【0140】図10において、注目すべき点は、Si基板と強誘電体層であるPLT層との間に、明確に分離したSi O_2 層やZr O_2 層が観察されず、その代わりに

両者間に広く介在する固溶層がみられることである。

【0141】つまり、第6の実施形態においては、最初にZr/Si O_2 /Siの積層構造を形成しているのに対し、図10に示す積層構造(誘電体膜)は最初にZr O_2 /Si O_2 /Siの積層構造を形成した後、強誘電体層を構成する金属原子と O_2 分子とを供給している。その結果、最初に形成したアモルファス構造のSi O_2 層が消失し、Si, Zr, Oと、強誘電体を構成する金属原子Pb, La, Tiが相互に拡散して固溶することによって固溶層が形成されている。しかも、この固溶層とSi基板との界面、固溶層とPLT層との界面は相互に交わっていて、各界面の位置が不鮮明である。さらに、界面自体の形状が平坦でなく大きく湾曲しているのが観察される。加えて、EPMAによる分析からも、Si基板にPbやZrが拡散していることが観測されており、電子デバイスへの応用には不具合のある状態となっている。そして、十分高い強誘電特性も得られないことがわかった。

【0142】すなわち、第6の実施形態の製造方法によって、強誘電体層のバッファ層として、比誘電率の高いZr O_2 層と、Si基板との親和性の高いSi O_2 層とを設けることが容易であることがわかる。そして、比誘電率の低い(約3.9)Si O_2 層が存在するもののきわめて薄い膜としてデバイス全体としての残留分極量の低下を抑制することができ、高い残留分極量を発揮するFeRAMなどのデバイスを形成することができることがわかった。

【0143】また、比誘電率の高い(約12.5)Zr O_2 層が存在することで、バッファ層の厚みを大きくしてもバッファ層全体としての比誘電率を高く維持することができるので、リーク電流の小さい、破壊耐圧の大きいバッファ層を有する強誘電体メモリが得られる。

【0144】上記第4、第5の実施形態では、第1~第3の実施形態において形成したMgO層、Bi₂O₃層、Zr O_2 層、Y₂O₃層などと、Ce O_2 層との積層膜をバッファ層として用いてもよい。

【0145】

【発明の効果】本発明の第1~第3の誘電体膜、又はこれらの形成方法によると、Mg, Zr, Bi等の金属材料からなる下地層とCe層とを積層してから酸素を供給することにより、半導体層の熱酸化膜の形成を抑制しつつ、結晶性の高いCe O_2 を得ることを利用して、比誘電率の高い誘電体膜を得ることができる。

【0146】本発明の第4又は第5の誘電体膜、又はこれらの形成方法によると、半導体層もしくはその酸化膜の上に金属材料からなる下地層を形成してから、強誘電体膜を形成する際又は別途下地層を酸化することにより、配向性の高い残留分極量の大きい強誘電体層を有する誘電体膜を得ることができる。

【図面の簡単な説明】

【図1】本発明の各実施形態で用いたMBE装置の構造を概略的に示す断面図である。

【図2】(a)～(c)は、第1の実施形態における金属材料であるMgとCeとを積層した後酸化して、CeO₂膜を形成する過程を説明するための図である。

【図3】(a)～(c)は、第2の実施形態における金属材料であるBiとCeとを積層した後酸化して、CeO₂膜を形成する過程を説明するための図である。

【図4】(a)～(d)は、第3の実施形態における金属材料であるZrとCeとを積層した後酸化して、CeO₂膜を形成する過程を説明するための図である。

【図5】(a), (b)は、第4の実施形態におけるCeO₂層の上に強誘電体層を設けた場合の2つの構造例を示す図である。

【図6】(a), (b)は、第5の実施形態におけるMgO層の上に強誘電体層を設けた場合の2つの構造例を示す図である。

【図7】(a)～(d)は、第6の実施形態におけるSiO₂層の上に、ZrO₂層及び強誘電体層を形成する手順を示す図である。

【図8】(a), (b)は、第6の実施形態の製造方法によって形成された低誘電体膜、高誘電体膜及び強誘電体膜の積層構造(誘電体膜)を示す図である。

【図9】第6の実施形態の製造方法によって形成された積層構造(誘電体膜)の断面を透過電子顕微鏡(TEM)によって撮影した結果得られた断面TEM像の複写図である。

【図10】SiO₂層の上にZr原子とO₂分子とを供給することによりZrO₂層を形成した後、強誘電体層を形成した積層構造の断面TEM像を示す図である。

【図11】(100)Si基板の上にCeO₂結晶の2種類のドメインが形成されている状態を示す模式断面図である。

【図12】第5の文献に記載されている、Si基板の(001)面上へのCeO₂結晶のエピタキシャル状態

を示す模式平面図である。

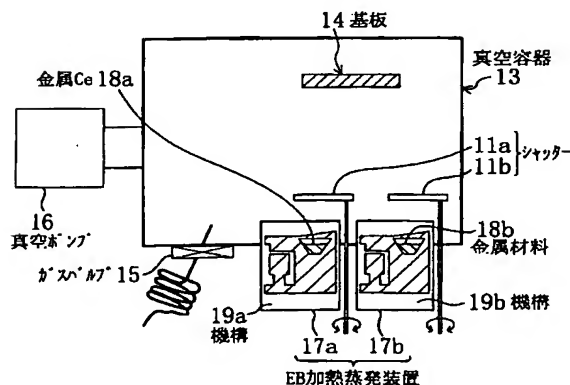
【図13】第5の文献に記載されている、CeO₂膜に2つのドメインが混在する状態を高分解能走査型トンネル電子顕微鏡で観察して得られた顕微鏡写真図である。

【図14】第6の文献に記載されている、Si基板の(001)面、(111)面及び(110)面にそれぞれエピタキシャル成長するCeO₂結晶の方位を示す模式平面図である。

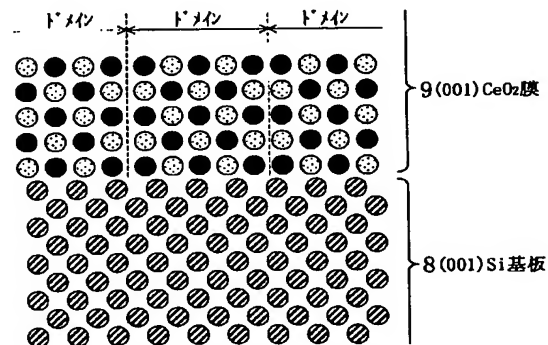
【符号の説明】

- 11 シャッター
- 12 K-セル
- 13 真空容器
- 14 基板
- 15 ガスバルブ
- 16 真空ポンプ
- 17a 第1EB加熱蒸発装置
- 17b 第2EB加熱蒸発装置
- 18a 金属Ce
- 18b 金属材料
- 20 19a, 19b 機構
- 20 Ce原子
- 21 Si基板
- 22 Mg層
- 23 Ce層
- 24 O₂分子
- 25 CeO₂層
- 26 MgO層
- 28 Bi層
- 29 Bi₂SiO₅層
- 30 Zr層
- 31 ZrO₂層
- 32 Zr原子
- 35 SiO₂層
- 41 強誘電体層
- 42 金属原子

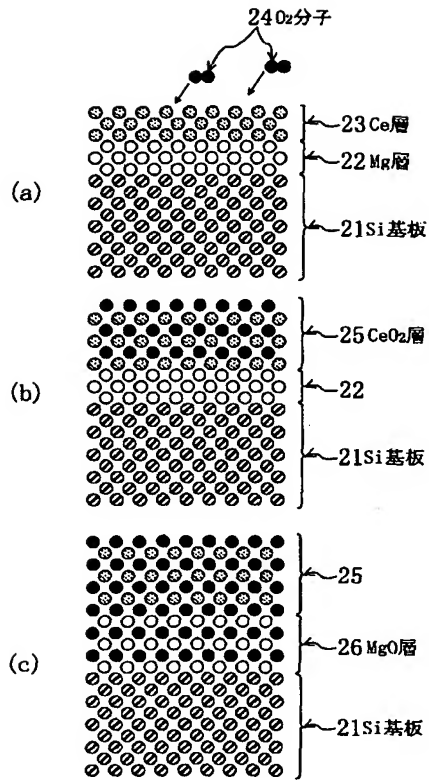
【図1】



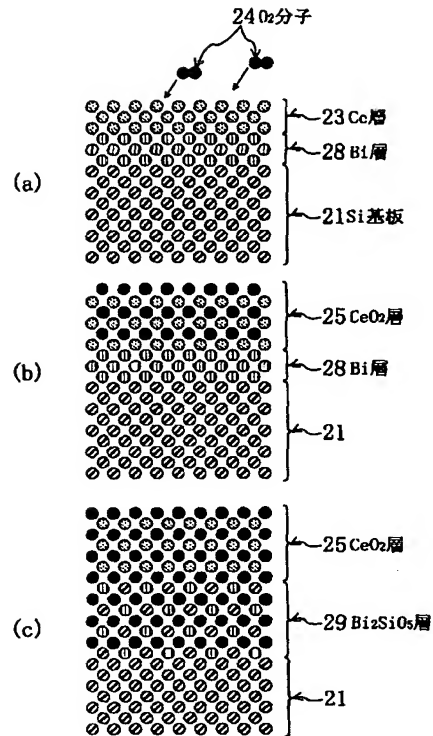
【図11】



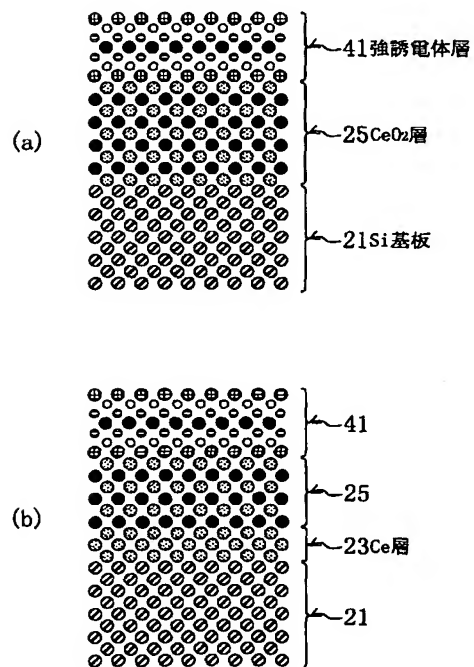
【図 2】



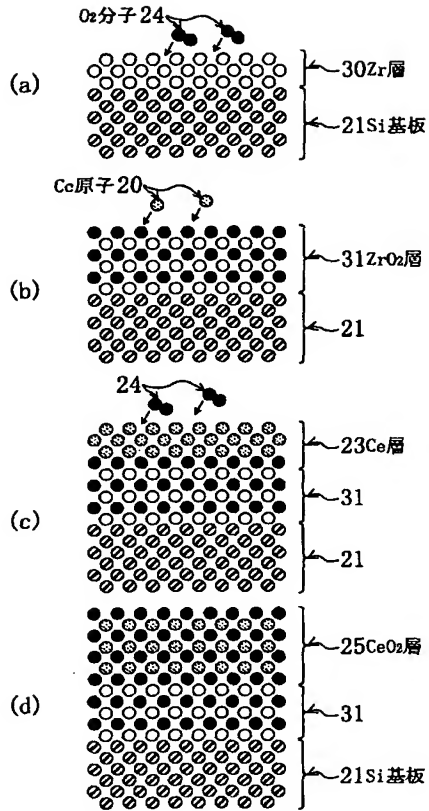
【図 3】



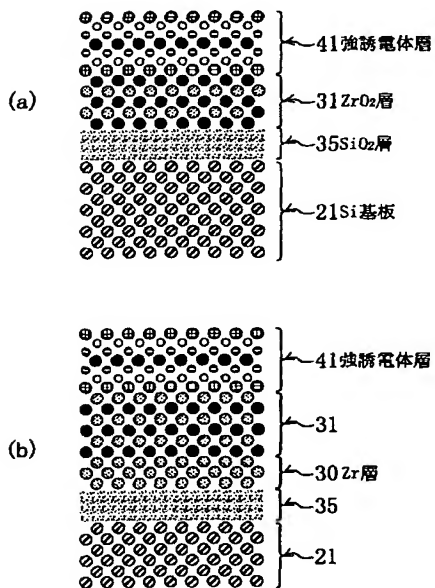
【図 5】



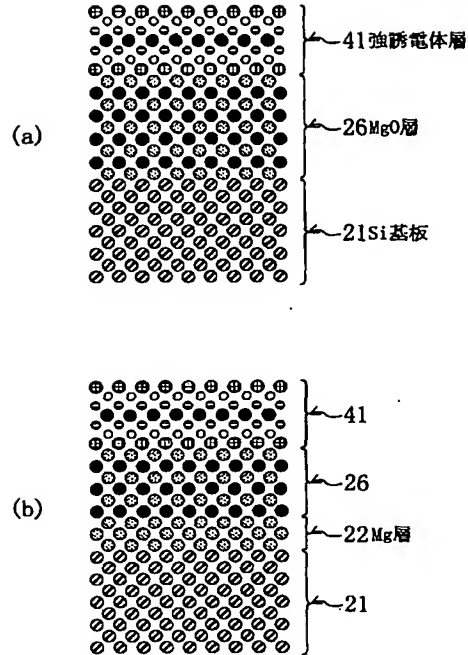
【図4】



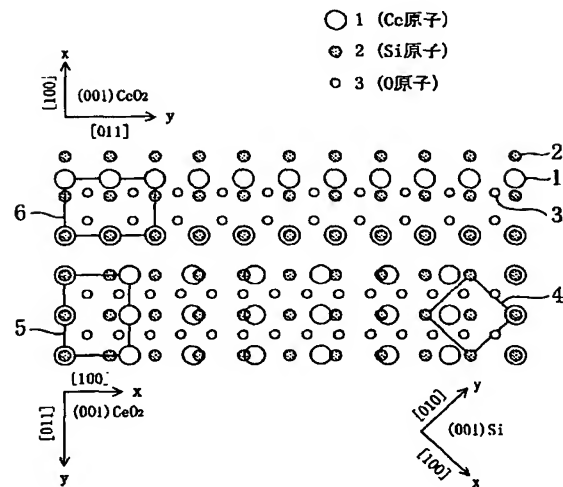
【図8】



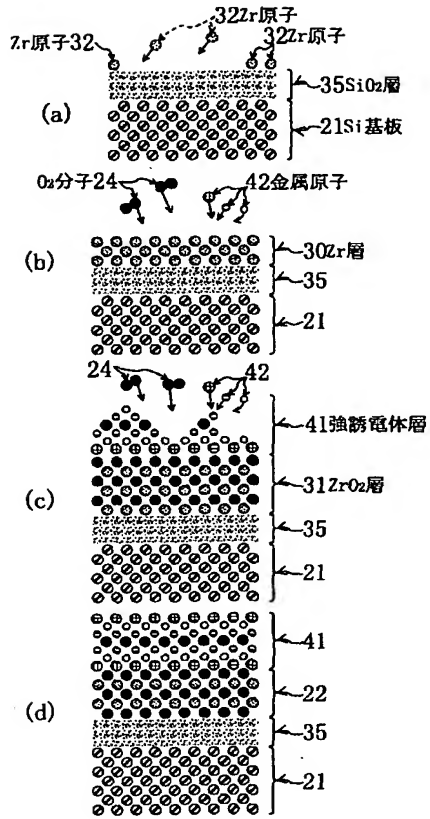
【図6】



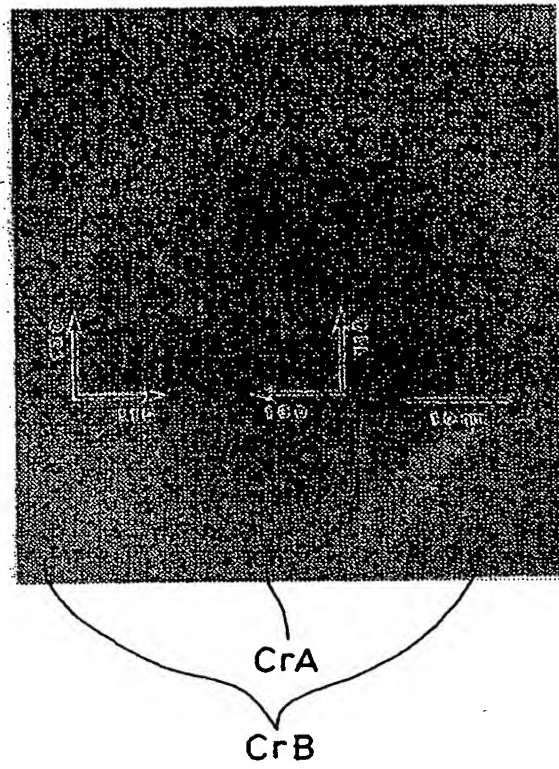
【図12】



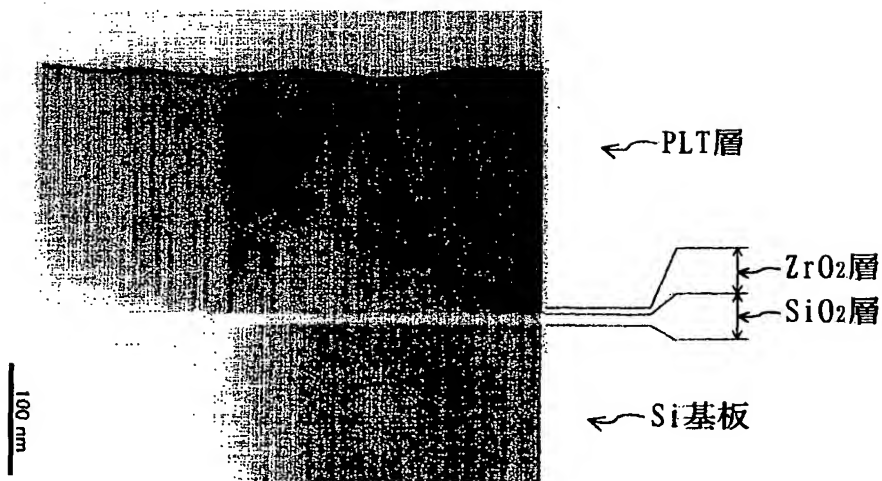
【図7】



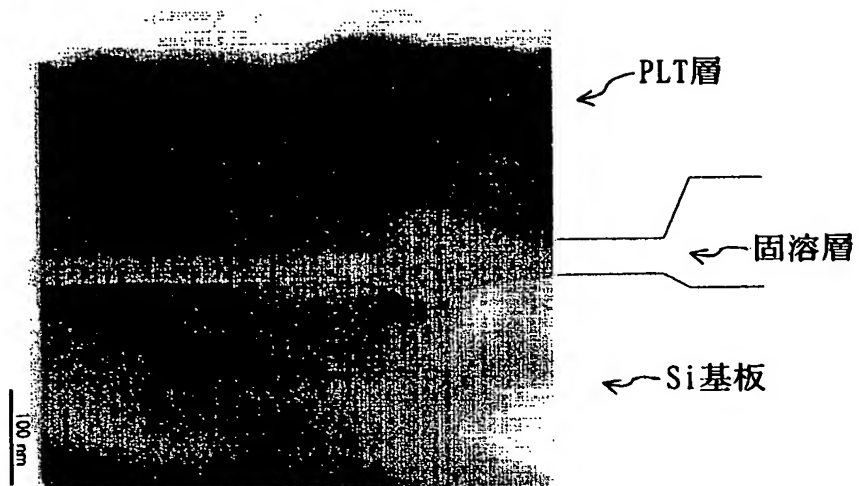
【図13】



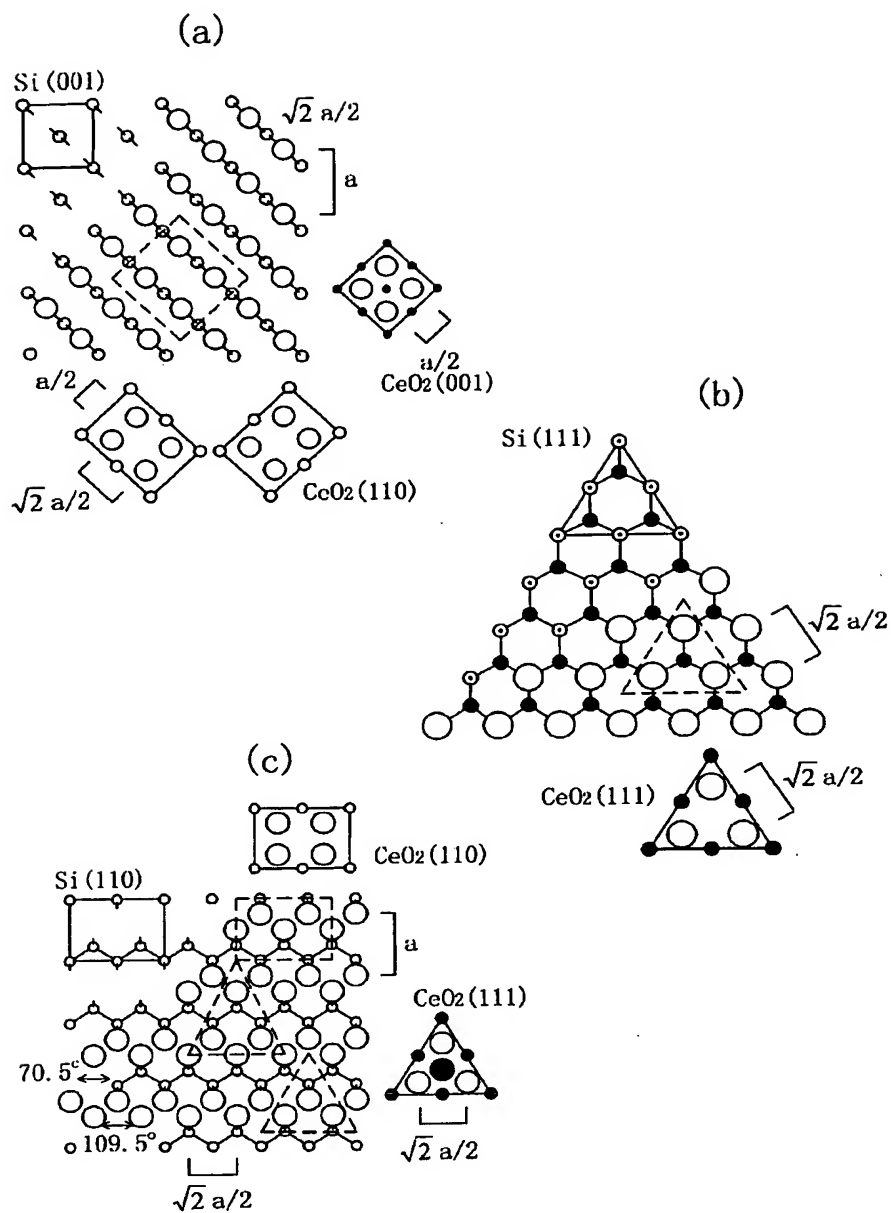
【図9】



【図10】



【図 14】



フロントページの続き

(51) Int. Cl.⁷

H 0 1 B 3/00

3/12

H 0 1 L 21/203

21/283

21/31

識別記号

3 1 5

F I

H 0 1 B 3/00

3/12

H 0 1 L 21/203

21/283

21/31

テーマコード (参考)

F 5 F 0 5 8

3 1 5 5 F 0 8 3

M 5 F 1 0 3

C 5 G 3 0 3

A

(21)

特開 2001-77102

27/10 4 5 1
29/78
21/8247
29/788
29/792

27/10 4 5 1
29/78 3 0 1 G
 3 0 1 F
 3 7 1

F ターム(参考) 4G077 AA03 BB02 BB10 DA05 EF02
 HA11 SC01
4M104 AA01 EE03 EE12 EE16 HH20
5F001 AA17 AG27
5F040 DA19 DC01 DC10 ED03 FC05
5F045 AA15 AB31 AB32 AC11 AF03
 AF13 BB16 CB02 DC51 DC52
 DC55 DC63 DP05 EB02 HA23
5F058 BA20 BD01 BD02 BD04 BD05
 BF20 BF29 BF62 BG01 BJ01
5F083 FR05 GA06 GA24 HA08 JA02
 JA15 PR21 PR25
5F103 AA04 BB04 DD27 DD28 GG01
 HH03 HH08 LL20 NN06 PP03
 PP18 RR05 RR10
5G303 AA10 AB02 AB06 BA03 BA06
 CA01 CB08 CB15 CB25 CB35
 CB39 DA01

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] the crystallinity which was formed on the crystalline semiconductor layer and formed on the ground layer which compatibility with oxygen becomes from a metallic material higher than the compatibility of the semiconductor material and oxygen which constitute the above-mentioned semiconductor layer, and the above-mentioned ground layer -- CeO₂ Dielectric film equipped with the layer.

[Claim 2] The dielectric film characterized by at least the part having oxidized among the above-mentioned ground layers in a dielectric film according to claim 1.

[Claim 3] the crystallinity which was formed on the crystalline semiconductor layer and formed on the ground layer which consists of a multiple oxide including the metallic element and the semiconductor material which constitutes the above-mentioned semiconductor layer, and the above-mentioned ground layer -- CeO₂ Dielectric film equipped with the layer.

[Claim 4] the crystallinity which was formed on the crystalline semiconductor layer and formed on the ground layer which consists of a crystalline metallic oxide which carries out grid adjustment mostly with the crystal of the above-mentioned semiconductor in the principal plane of the above-mentioned semiconductor layer, and the above-mentioned ground layer -- CeO₂ Dielectric film equipped with the layer.

[Claim 5] It is the dielectric film characterized by choosing at least the metallic material which constitutes the above-mentioned ground layer from any one among Mg, Zr, Y, and Bi in the dielectric film of any one publication among claims 1-4.

[Claim 6] A dielectric film equipped with the ground layer which consists of a metallic material which is formed on a crystalline semiconductor layer and chosen from any one at least among Mg, Zr, Y, Ce, and Bi, and the ferroelectric layer formed on the above-mentioned ground layer.

[Claim 7] The dielectric film characterized by at least the part having oxidized among the above-mentioned ground layers in a dielectric film according to claim 6.

[Claim 8] A dielectric film equipped with the oxidizing zone which consists of an oxide of the semiconductor material which is formed on a crystalline semiconductor layer and constitutes the above-mentioned semiconductor layer, the ground layer which consists of an oxide of the metallic material formed on the above-mentioned oxidizing zone, and the ferroelectric layer formed on the above-mentioned ground layer.

[Claim 9] The metallic material which constitutes the above-mentioned ground layer in a dielectric film according to claim 8 is a dielectric film characterized by being chosen out of any one at least among Mg, Zr, Y, Ce, and Bi.

[Claim 10] The formation method of a dielectric film characterized by providing the following. The process which prepares the substrate which has a crystalline semiconductor layer (a) The process which forms the ground layer which compatibility with oxygen becomes only from a metallic material higher than the compatibility of the semiconductor material and oxygen which constitute the above-mentioned semiconductor layer on the above-mentioned crystalline semiconductor layer (b) The process which

forms Ce layer on the above-mentioned ground layer (c) Oxygen is supplied from the upper part of the above-mentioned Ce layer, and it is CeO₂ at least. Process which forms a layer (d)

[Claim 11] The formation method of the dielectric film characterized by oxidizing in a part of above-mentioned ground layer [at least] at the above-mentioned process (d) in the formation method of a dielectric film according to claim 10.

[Claim 12] It is the formation method of the dielectric film characterized by performing above-mentioned process (b) - (d) continuously in the equipment for epitaxial growth of an ultra-high vacuum in the formation method of a dielectric film according to claim 10 or 11.

[Claim 13] It is the formation method of the dielectric film characterized by performing the above-mentioned process (b) and (c) by the MBE method which used EB heating evaporator in the formation method of the dielectric film any one publication among claims 10-12.

[Claim 14] The formation method of the dielectric film characterized by forming the ground layer which consists only of a metallic material chosen from any one at least among Mg, Zr, Y, and Bi at the above-mentioned process (b) in the formation method of the dielectric film any one publication among claims 10-12.

[Claim 15] The formation method of a dielectric film characterized by providing the following. The process which prepares the substrate which has a crystalline semiconductor layer (a) The process which forms the ground layer which consists only of a metallic material on the above-mentioned crystalline semiconductor layer (b) The process which supplies oxygen from the upper part of the above-mentioned ground layer, oxidizes in a part of above-mentioned ground layer [at least], and forms a metal oxidizing zone (c) The process which forms a ferroelectric layer on the above-mentioned metal oxidizing zone (d)

[Claim 16] It is the formation method of the dielectric film characterized by being carried out simultaneously with a process (d) using supply of the oxygen for the above-mentioned process (c) forming the ferroelectric layer in the above-mentioned process (d) in the formation method of a dielectric film according to claim 14.

[Claim 17] The formation method of the dielectric film characterized by forming the ground layer which consists only of a metallic material chosen from any one at least among Mg, Zr, Y, Ce, and Bi at the above-mentioned process (b) in the formation method of a dielectric film according to claim 15 or 16.

[Claim 18] The formation method of a dielectric film characterized by providing the following. The process which prepares the substrate which has a crystalline semiconductor layer (a) The process which oxidizes thermally the front face of the above-mentioned crystalline semiconductor layer, and forms a thermal oxidation film (b) The process which forms the ground layer which consists only of a metallic material on the above-mentioned thermal oxidation film (c) The process (d) which supplies oxygen from the upper part of the above-mentioned ground layer, oxidizes in a part of above-mentioned ground layer [at least], and forms a metal oxidizing zone, and the process which forms a ferroelectric layer on the above-mentioned metal oxidizing zone (e)

[Claim 19] It is the formation method of the dielectric film characterized by being carried out simultaneously with a process (d) using supply of the oxygen for the above-mentioned process (c) forming the ferroelectric layer in the above-mentioned process (d) in the formation method of a dielectric film according to claim 18.

[Claim 20] The formation method of the dielectric film characterized by forming the ground layer which consists only of a metallic material chosen from any one at least among Mg, Zr, Y, Ce, and Bi at the above-mentioned process (c) in the formation method of a dielectric film according to claim 18 or 19.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention uses Metal Ce and oxygen as a raw material, and is crystalline high CeO₂ on Si substrate. It is related with the formation method for forming a film, and its formation equipment.

[0002]

[Description of the Prior Art] In recent years, there is a remarkable thing in progress of detailed-izing of the C-MOS device formed on Si substrate, and integration. And thin film-ization of the gate insulator layer which constitutes a part of MOSFET in connection with it is also demanded strongly. It is based on the following reasons that thin film-ization of a gate insulator layer is demanded.

[0003] First, although operating voltage is continuing falling aiming at power saving, the amount of charges required for element operation is simultaneously regularity, and is not reduced so much. By the relation of $Q = CV$ (Q: charges, C: electrostatic capacity, V: voltage), though the amount Q of charges is simultaneously regularity, in order for voltage V to continue falling, the electrostatic capacity C which can be held to a gate insulator layer must be raised. Since it is $C = \epsilon_r S / d$ (ϵ_r : dielectric constant, S: capacitor area, d: specific inductive capacity, electrode spacing), in order to increase electrostatic capacity C here, it is SiO₂ first now. It is realizable by making thin thickness d of the gate insulator layer constituted. Therefore, at present, thin film-ization of the gate insulator layer of 10nm - 15nm or 10nm or less is tried.

[0004] However, when thin film-ization of a gate insulator layer was advanced, a possibility that the fault of aggravation of destructive pressure-proofing of a gate insulator layer and increase of a leakage current might arise came out.

[0005] Then, recently, specific inductive capacity is about 3.9 SiO₂ about a gate insulator layer. High specific-inductive-capacity ϵ_r It has and, moreover, they are other electrical properties SiO₂. It is searched for the insulator layer material which has the property which is not inferior. Namely, specific-inductive-capacity ϵ_r It is because the required amount Q of charges can be held even if low-battery-ized since electrostatic capacity C is highly maintainable even if it makes thickness d to some extent thick by making it high. SiO₂ [present from such a viewpoint] A performance equivalent to a gate insulator layer can be obtained, and it has high specific inductive capacity and destructive pressure-proofing, and the formation method of a up to [Si substrate of the insulator layer which interface level and a leakage current become from a small new insulating material] is being considered.

[0006] Moreover, it is SiO₂ on [from another request] Si substrate. The attempt which forms the insulator layer by different insulator material is also made. For example, research aiming at realizing the transistor which has a memory effect in the gate of a field effect transistor using a thin film with a ferroelectricity is shown to the 1st reference "JAPAN JOURNAL OF APPLIED PHYSICS 35 and 4987" (1996) by the example currently indicated. As one of the examination of the, formation of the thin film (PZT film) which consists of PbZr_{1-x}Ti_xO₃ with a ferroelectricity (PZT) is tried here. however -- since this PZT film is difficult to form on a direct Si substrate -- between a PZT film and Si substrates --

CeO₂ etc. -- from -- the laminating of the insulator layer used as the becoming buffer layer is carried out

[0007] Moreover, as well as the above-mentioned gate insulator layer in order to form the dielectric (for example, superconductor) film of others including ferroelectric material on Si substrate, specific inductive capacity and destructive pressure-proofing are high, and the formation method of a up to [Si substrate of the new insulating body membrane which can realize interface level and the property that a leakage current is small] is being considered.

[0008] And it also sets to those examination and is CeO₂. A film is one of the insulator material which attracts attention very much as a buffer layer. This is based on the following reasons. CeO₂ It compares with other materials and a lattice constant is near and CeO₂ to the lattice constant of Si. It is because the rate of grid mismatching with Si has only -0.37% ($2 = 5.411 \text{ \AA}$ of $a_{\text{CeO(s)}}$, $a_{\text{Si}} = 5.431 \text{ \AA}$). Furthermore, CeO₂ The crystal structure is a fluorite type and can build a crystal lattice succeeding Si substrate with a diamond structure. That is, it is CeO₂ to all atoms being 4 coordination in Si. Although there is difference that 4 coordination and Ce atom serve as [the oxygen atom] 8 coordination, as for the case, in that it is the cubic system based on a face-centered cubic lattice, both crystals are common and can carry out the laminating of both the crystals without a breakdown (the percentage of oxygen and Ce is 2:1). Therefore, it becomes possible to produce a crystalline, very high thin film on Si substrate, and further becomes easy to form a ferroelectric film and a superconductor film with crystallinity high in piles on it. Moreover, CeO₂ Since the specific inductive capacity is as high as 26 order, it is SiO₂. It is made to hit instead, is and also has sufficient possibility as a gate insulator layer material.

[0009] It is CeO₂ on Si substrate besides the 1st reference. Various attempts are performed about forming, and when some of the examples of representation are given, there is the following reference.

[0010] irradiating EB at pellet-like CeO₂ sintered compact into the molecular-beam-epitaxy (MOLECULAR BEAM EPITAXY:MBE) equipment which equipped the 2nd reference "JAPAN JOURNAL OF APPLIED PHYSICS 1765" (1993) with electron ray (ELECTRON BEAM:EB) vacuum evaporationno equipment in the example currently indicated -- CeO₂ it evaporates -- making -- Si substrate top -- crystalline high CeO₂ The thin film is formed. At this time, it is CeO₂. Oxygen gas is supplied simultaneously with evaporation and it is CeO₂. The crystalline fall by the oxygen deficiency of a thin film is prevented. In addition, CeO₂ in the 1st above-mentioned reference Membranous formation is also performed by the same method as this.

[0011] In the example currently indicated by the 3rd reference "JAPAN JOURNAL OF APPLIED PHYSICS 270 and 1994", the 1st and the different thin film formation method from the method of the 2nd reference are used. It is crystalline high CeO₂ on Si substrate by carrying out the spatter of the Ce atom in a target using the reactive sputtering system which equipped with the target which consists of a metal Ce here, supplying oxygen gas, and making Ce and oxygen react on Si substrate. The thin film is formed.

[0012] the method of being further different from the describing [above] all directions method in the example currently indicated by the 4th reference "APPLIED PHISICS LETTERS 2027" (1991) -- CeO₂ The film is formed. CeO₂ of the shape of a pellet put on the interior here using the MBE equipment which can introduce the excimer laser light by ArF from the exterior This laser beam is irradiated at a sintered compact, and it is CeO₂. It is crystalline high CeO₂ on Si substrate by making it evaporate and introducing oxygen gas simultaneously with it. The thin film is formed.

[0013] [Problem(s) to be Solved by the Invention] however, the crystallinity in each above-mentioned reference -- CeO₂ There are some faults as shown below in formation of a thin film.

[0014] However, in the following publications, when calling it a field (001), the crystal-face group expressed as crystallography top {001} side shall be expressed typically. It is the same when calling it (011) and (111). Moreover, when calling it a substrate (001) or a film, a substrate (011) or a film, a substrate (111), or a film, the substrate or film whose principal planes are a field (001), a field (011), and a field (111), respectively shall be said.

[0015] First, at the example in the 1st and 2nd reference, it is pellet-like CeO₂. By making it heat by EB

and making it evaporate, oxygen and Ce will be supplied simultaneously. That is, Ce and oxygen will arrive at Si substrate front face simultaneously, and it is CeO₂. It is SiO₂ simultaneously. It will be formed. SiO₂ It is SiO₂ when formed. Since it generally has amorphous structure, the crystalline steep nature of interface structure falls and flat nature also becomes bad. Moreover, SiO₂ When you try to make it operate as an element after membranous formation, it is CeO₂ with high specific inductive capacity with much trouble. SiO₂ in which the applied voltage has low specific inductive capacity more in spite of forming the film It will concentrate on a film. Consequently, it is difficult to accumulate the amount of charges which is sufficient for securing the function as a gate insulator layer. Furthermore, such SiO₂ Intermingled CeO₂ When a film is used as a buffer layer of a ferroelectric film or a superconductor film, it is difficult to impress required voltage to a ferroelectric layer or a superconductor layer.

[0016] At the example in the 2nd reference, it is CeO₂ on Si (111) substrate (111). Although it is possible to form a film, on Si (001) substrate, it is CeO₂ (001). A film cannot be formed but it is CeO (011)₂. Only the film is formed. That is, the effect that near suppresses generating of grid distortion since both field direction crosses, and a lattice constant suppresses generating of a defect how much cannot expect at all. And it is same (011) CeO₂ in fact. Since it has polycrystal structure in which two crystals which serve as the symmetry of revolution at the angle of 90 degrees mutually on the principal plane of Si substrate were intermingled even if it is a film, it is difficult to obtain a smooth and uniform single crystal thin film.

[0017] The 5th reference "JAPAN JOURNAL OF APPLIED PHYSICS 31 and L1736" (1992) explains this reason. Namely, the dangling bond (an end uncombined hand, suspension uncombined hand) which appears on the 2x1 reconstruction structure on the field (001) of the front face of Si crystal formed in a high vacuum and CeO₂ Since the position of the oxygen atom within the field (011) of a crystal is near It is [continuously rather than / fields / (001) / of both] / the field (001) of Si crystal, and CeO₂. It is thought that it is because it is / stability / higher for a field (011) to continue.

[0018] At the example in the 4th reference, it is CeO₂ with very high (111) crystallinity to Si (111) substrate. It is shown that it is possible to form a film. In this example, vibration (RHEED vibration) of the diffraction pattern intensity is seen in reflected type high-energy electron-diffraction (Reflection High Energy ElectronDiffraction:RHEED) observation in a crystal growth. Crystal growth is two-dimension-like, and generating of this RHEED vibration has high surface smooth nature, and means going on for every layer. It is not observed but most existence of the defect in which observation by the cross section transverse electromagnetic is also big is Si and CeO₂. SiO₂ in an interface Formation is not visible, either. However, CeO₂ on the field (001) of Si crystal also in this example Formation of the field (001) of a crystal is not reported.

[0019] The 6th reference "JAPAN JOURNAL OF APPLIED PHYSICS 29 and L1199" (1990) is indicated about this. That is, since Ce and oxygen will be simultaneously supplied also in this system (001), on Si substrate, it is CeO (011)₂. A film will be formed.

[0020] It sets for the example in the 3rd reference as well as the 2nd and the 4th reference, and is CeO₂ with very high crystallinity on the field (111) of Si substrate. (111) is formed. By the method currently mentioned as this example, since Metal Ce is used as a feed, only Ce is supplied to Si substrate interface, and it is SiO₂. It has succeeded in suppressing formation. However, crystalline CeO₂ [high] The metal Ce independent layer thickness which is needed in order to obtain a film is as thick as 5nm. Therefore, when considering the use as a gate insulator layer of a transistor, a thick metal layer will exist and there is a serious problem on operation of an element. Moreover, it also sets for this example too and is CeO(001) 2 on Si (001) substrate. Membranous formation is not reported.

[0021] The purpose of this invention takes an example by this point, and is CeO₂ of a crystalline high single crystal on Si substrate. It is in offering the dielectric film which has a film, and its formation method.

[0022]

[Means for Solving the Problem] First, CeO₂ concerning this invention The consideration performed in order to reach the membranous formation method is explained.

[0023] (001) On Si substrate, it is CeO₂ (011). Only a film can be formed but it is CeO (001)². It is indicated by the 5th above-mentioned reference about the reason which cannot form a film. The detail is explained below.

[0024] Drawing 12 is CeO₂ to the field (001) top of Si substrate. It is drawing showing the epitaxial state of a crystal, and is drawing equivalent to drawing 2 in the 5th reference. In this drawing, in a big white round head, the round head with a slash like inside shows the Si atom 2, and a small white round head shows the oxygen atom 3 for the Ce atom 1, respectively. In the front face of Si substrate, the field (001) of Si crystal which has a unit cell 4 has appeared. The one side of this unit cell 4 is parallel to the [100] directions, and other sides of a unit cell 4 are parallel to the [010] directions. If in other words the space of drawing 12 is specified as a field parallel to the crystal face (001) of Si crystal, the x axis of Si crystal and the y-axis exist in space, and the z-axis of Si crystal is perpendicular to space. CeO₂ adjusted with the field (001) of Si crystal on the other hand Two crystals expressed with the unit cell 5 or unit cell 6 shown in this drawing as a crystal are generated by the same probability. The one side each of each unit cells 5 and 6 is parallel to the [100] directions (that is, the direction of a x axis), and other sides are parallel to the [011] directions (that is, direction to which 45 degrees inclined to the y-axis). And the x axis of a unit cell 5 and the x axis of a unit cell 6 lie at right angles mutually, and the [011] directions of a unit cell 5 and the [011] directions of a unit cell 6 lie at right angles mutually. In other words, it has the relation which rotated only 90 degrees around the shaft with a unit cell 5 and a unit cell 6 perpendicular to the space of drawing 12. In addition, 45 degrees of the y-axes and the z-axes of each unit cells 5 and 6 lean from the space of drawing 12.

[0025] It is CeO₂ as shown in this drawing. In a field (011), the O atom 1 is located above the interstitial segment of Si atom train under Si crystal. When it sees in single dimension along the [100] directions of the grillage construction of Si crystal (i.e., when it sees from a direction perpendicular to space), the position of this O atom 1 is very as near as the position of the dangling bond which appears in the 2x1 reconstruction structure on the front face of the maximum of Si substrate. Consequently, Ce and O (oxygen) which were simultaneously supplied on Si substrate are CeO₂. It is CeO₂ rather than it forms the field (001) of a crystal. A field (011) will be easy to be formed. And it is CeO₂ on Si substrate. When the field (011) of a crystal is formed, as shown in this drawing, it will appear in the probability that the two crystal structures of a unit cell 5 and a unit cell 6 which have a symmetry-of-revolution relation mutually are equivalent. Therefore, it is CeO₂ on Si substrate. Two crystals which have two different directions when growing a crystal epitaxially make a domain, and are intermingled, and it is CeO₂ of a polycrystal as a whole. A film is formed.

[0026] It is indicated by the 5th reference of the above and drawing 13 is CeO₂. It is the microphotography view which observed the state where two domains were intermingled on a film, by the high-resolution scanning tunneling microscope (High Resolution Transmission Electron Microscopy:HRTM), and was obtained. As shown in this drawing, the domain CrA which has a x axis [100] parallel to the longitudinal direction of this drawing, and the domain CrB which has a x axis [100] parallel to lengthwise [of this drawing] are intermingled, and the size of each domains CrA and CrB is 10nm - 50nm.

[0027] Drawing 11 is CeO (011)² formed on the Si (100) substrate 8. They are two kinds of CeO(s)₂ in a film 9. It is the type section view showing the state where the domain of a crystal is formed.

[0028] Next, it is CeO(111) ² on Si (111) substrate. The process which forms a crystal is considered. Si crystal at this time, and CeO₂ It is indicated by the 6th above-mentioned reference about the structure of a crystal. Drawing 14 (a) - (c) is CeO₂ which is drawing equivalent to drawing 4 in this reference, and grows epitaxially to the field (001), field (111), and (110) field of Si substrate, respectively. It is drawing showing the direction of a crystal. Drawing 14 (a) is CeO₂ whose direction of a film surface is a field (011) on the field (001) of Si substrate like the 5th reference. It means that two kinds of domains of a crystal are formed. On the other hand, drawing 14 (c) is CeO₂ on Si (011) substrate (011). A film and CeO(111) ² It means that a film can be formed.

[0029] Here, as shown in drawing 14 (b), on Si (111) substrate, it is CeO₂ (111). A film tends to grow and grid mismatching is also small. At this time, it is CeO₂. Although the structure of a crystal is that to

which the laminating of the layer which consists only of Ce in the direction perpendicular to a substrate side, and the layer which consists only of oxygen was carried out by turns strictly, since the distance between layers of both layers is very near, it can be considered that two atoms are intermingled in a field common in approximation. Therefore, the energy which forms the layer which eliminates the atom of one kind among two kinds of atoms called Ce atom and O atom, and consists only of an atom of the kind of another side is not large about the layer of the atom of which kind, either. That is, when Ce atom and O atom are simultaneously supplied on Si substrate, it is CeO(111) 2. CeO₂ which has a field direction which can form a film and is different from this You may say that a film is not formed.

[0030] However, since a field (111) is the maximum dense side under crystal which has a diamond structure, on a field (111), most many Si dangling bonds (uncombined hand) exist. When O atom and Ce atom are simultaneously supplied on the front face of this Si substrate, it is CeO₂ on the front face of Si substrate. Not only a crystal but SiO₂ A layer will also be formed. Therefore, there is a possibility of causing crystalline aggravation and decline in specific inductive capacity.

[0031] In addition, CeO₂ formed by each the 1st, the 3rd, the 4th, and 6th reference The X-ray is estimating the crystallinity of a thin film. Among those, for the diffraction peak of the smallest full width at half maximum (Full Width of Half Maximum: full width at half maximum) being shown, although it is the thing of the 4th reference, full width at half maximum is still 3500 arc sec. It is large. Moreover, the full width at half maximum obtained by other reference far exceeds it. This is Si crystal and CeO₂. Considering that the rate of grid mismatching with a crystal has only -0.37%, it is thought that it is a very bad value. For example, full width at half maximum of ZnSe which has 0.26% of rate of grid mismatching ($a_{\text{GaAs}}=5.6533$, $a_{\text{ZnSe}}=5.668$) to GaAs is 300 arc sec. It is the following (however, when it is the rocking curve of 2theta shafts fixation and omega shaft scan). Since the value of the full width at half maximum obtained by each reference is a value acquired by omega-2theta (theta-2theta) both shafts scan, though the half is equivalent to the value of omega shaft scan, it has an about 6 times as many difference as this. Namely, CeO₂ currently formed in each reference Even if it is smooth and the defect seems to be few on local level on which a film is observed using transverse electromagnetic, when it compares with the crystal large [, such as disorder, a defect, etc. of a grid,] and used by the compound semiconductor [the range of the diameter of a spot of an X-ray beam], it is thought that the crystallinity is considerably inferior. Thus, CeO₂ For membranous crystallinity, a low is also SiO₂ among both. It is considered one of the factors which form a layer. Namely, already formed CeO₂ When the grid is confused in the layer, the amount of the oxygen atom which an oxygen (O) atom becomes easy to pass the portion, and is supplied to the front face of Si substrate increases. Moreover, it also sets into the surface portion of Si substrate, and is CeO₂ of right above. Since a dangling bond exists in the portion by which the crystal lattice of a layer was confused mostly, it becomes easy to combine oxygen there and is SiO₂. Formation of a layer is promoted.

[0032] this invention person is CeO₂ which has a double domain by supplying Ce and oxygen by turns after the oxide which has the fluorite type crystal structure forms the thin film which has the structure which follows the diamond cubic structure of Si on Si (001) substrate from the above consideration (011). It is not formed and a film is CeO(001) 2 of a single crystal. It came to hit on an idea of the ability of a film to be formed.

[0033] Hereafter, this invention drawn from the above consideration is explained.

[0034] the crystallinity formed on the ground layer which consists of a metallic material higher than the compatibility of the semiconductor material and oxygen from which the 1st dielectric film of this invention is formed on a crystalline semiconductor layer, and compatibility with oxygen constitutes the above-mentioned semiconductor layer, and the above-mentioned ground layer -- CeO₂ It has the film.

[0035] Since it has the structure where the oxide film of the material which constitutes semiconductor layers, such as a silicon oxide, is hard to be formed on a semiconductor layer by this, it is a ground layer and crystalline CeO₂ with high specific inductive capacity. A dielectric film with a large capacity per [containing a layer] unit area is obtained. Therefore, it becomes possible to make thickness of a dielectric film sufficiently thick and to aim at reduction of leak, and improvement in destructive pressure-proofing.

[0036] In the 1st dielectric film of the above, it is desirable that at least the part has oxidized among the above-mentioned ground layers.

[0037] the crystallinity which the 2nd dielectric film of this invention was formed on the crystalline semiconductor layer, and was formed on the ground layer which consists of a multiple oxide including the metallic element and the semiconductor material which constitutes the above-mentioned semiconductor layer, and the above-mentioned ground layer -- CeO₂ It has the layer.

[0038] CeO₂ with specific inductive capacity high [including a ground layer with little a strain or interface level with sufficient concordance with a semiconductor layer] by this The dielectric film which has a layer is obtained.

[0039] the crystallinity which the 3rd dielectric film of this invention was formed on the crystalline semiconductor layer, and was formed on the ground layer which consists of a crystalline metallic oxide which carries out grid adjustment mostly with the crystal of the above-mentioned semiconductor in the principal plane of the above-mentioned semiconductor layer, and the above-mentioned ground layer -- CeO₂ It has the layer.

[0040] Crystalline high CeO₂ which succeeded the information about the crystal structure of a semiconductor layer from the ground layer by this The dielectric film which has a layer is obtained.

[0041] As for the metallic material which constitutes the above-mentioned ground layer, in the above 1st - the 3rd dielectric film, it is desirable to be chosen out of any one at least among Mg, Zr, Y, and Bi.

[0042] The 4th dielectric film of this invention was formed on the crystalline semiconductor layer, and is equipped with the ground layer which consists of a metallic material chosen from any one at least among Mg, Zr, Y, Ce, and Bi, and the ferroelectric layer formed on the above-mentioned ground layer.

[0043] Thereby, the ground layer which does not almost have the oxide film of semiconductor materials, such as a silicon oxide, and the high ferroelectric layer of a stacking tendency are obtained. Therefore, it becomes possible to distribute effectively the voltage impressed to the whole dielectric film to a ferroelectric layer, and the amount of remanences of a ferroelectric layer can be secured sufficiently greatly.

[0044] In the 4th dielectric film of the above, it is desirable that at least the part has oxidized among the above-mentioned ground layers.

[0045] The 5th dielectric film of this invention is equipped with the oxidizing zone which consists of an oxide of the semiconductor material which is formed on a crystalline semiconductor layer and constitutes the above-mentioned semiconductor layer, the ground layer which consists of an oxide of the metallic material formed on the above-mentioned oxidizing zone, and the ferroelectric layer formed on the above-mentioned ground layer.

[0046] There is little interface level of an oxidizing zone which consists of an oxide of the semiconductor material which constitutes a semiconductor layer by this, concordance with a semiconductor layer has the high ferroelectric layer of a stacking tendency using a very good thing, and a reliable dielectric film is obtained.

[0047] As for the metallic material which constitutes the above-mentioned ground layer, in the 5th dielectric film of the above, it is desirable to be chosen out of any one at least among Mg, Zr, Y, Ce, and Bi.

[0048] The process for which the formation method of the 1st dielectric film of this invention prepares the substrate which has a crystalline semiconductor layer (a), The process which forms the ground layer which compatibility with oxygen becomes only from a metallic material higher than the compatibility of the semiconductor material and oxygen which constitute the above-mentioned semiconductor layer on the above-mentioned crystalline semiconductor layer (b), Oxygen is supplied from the process (c) which forms Ce layer on the above-mentioned ground layer, and the upper part of the above-mentioned Ce layer, and it is CeO₂ at least. The process (d) which forms a layer is included.

[0049] It is crystalline high CeO₂, suppressing formation of the oxide film of a semiconductor material by this method. A layer can be formed. Therefore, even if thickness is thick, the capacity per unit area is large, leak is small, and it becomes possible to form the large dielectric film of destructive pressure-proofing.

[0050] In the formation method of the 1st dielectric film of the above, it is desirable to oxidize in a part of above-mentioned ground layer [at least] at the above-mentioned process (d).

[0051] As for above-mentioned process (b) - (d), in the formation method of the 1st dielectric film of the above, it is desirable to be continuously carried out in the equipment for epitaxial growth of an ultra-high vacuum.

[0052] As for the above-mentioned process (b) and (c), in the formation method of the 1st dielectric film of the above, it is desirable to be carried out by the MBE method which used EB heating evaporator.

[0053] In the formation method of the 1st dielectric film of the above, it is desirable to form the ground layer which consists only of a metallic material chosen from any one at least among Mg, Zr, Y, and Bi at the above-mentioned process (b).

[0054] The process for which the formation method of the 2nd dielectric film of this invention prepares the substrate which has a crystalline semiconductor layer (a), The process which forms the ground layer which consists only of a metallic material on the above-mentioned crystalline semiconductor layer (b), Oxygen is supplied from the upper part of the above-mentioned ground layer, and the process (c) which oxidizes in a part of above-mentioned ground layer [at least], and forms a metal oxidizing zone, and the process (d) which forms a ferroelectric layer on the above-mentioned metal oxidizing zone are included.

[0055] Since a crystalline high ground layer is formed by this method, suppressing formation of the oxide film of a semiconductor material, the high ferroelectric layer of a stacking tendency is formed on a ground layer. Therefore, it becomes possible to form the dielectric film suitable for the ferroelectric device.

[0056] In the formation method of the 2nd dielectric film of the above, it can also carry out simultaneously with a process (d) using supply of the oxygen for forming a ferroelectric layer [in / the above-mentioned process (d) / for the above-mentioned process (c)].

[0057] In the formation method of the 2nd dielectric film of the above, it is desirable to form the ground layer which consists only of a metallic material chosen from any one at least among Mg, Zr, Y, Ce, and Bi at the above-mentioned process (b).

[0058] The process for which the formation method of the 3rd dielectric film of this invention prepares the substrate which has a crystalline semiconductor layer (a), The process which oxidizes thermally the front face of the above-mentioned crystalline semiconductor layer, and forms a thermal oxidation film (b), The process (c) which forms the ground layer which consists only of a metallic material on the above-mentioned thermal oxidation film, the process (d) which supplies oxygen from the upper part of the above-mentioned ground layer, oxidizes in a part of above-mentioned ground layer [at least], and forms a metal oxidizing zone, and the process (e) which forms a ferroelectric layer on the above-mentioned metal oxidizing zone are included.

[0059] This method enables it to form a thermal oxidation film, a ground layer, and a ferroelectric layer in the state where there is almost no counter diffusion, using the good thermal oxidation film of a semiconductor layer and concordance. Therefore, the dielectric film suitable for the ferroelectric memory device can be formed easily.

[0060] In the formation method of the 3rd dielectric film of the above, it can carry out simultaneously with a process (d) using supply of the oxygen for forming a ferroelectric layer [in / the above-mentioned process (d) / for the above-mentioned process (c)].

[0061] In the formation method of the 3rd dielectric film of the above, it is desirable to form the ground layer which consists only of a metallic material chosen from any one at least among Mg, Zr, Y, Ce, and Bi at the above-mentioned process (c).

[0062]

[Embodiments of the Invention] (1st operation gestalt) Next, it explains, referring to a drawing about the 1st operation gestalt about the formation method of the dielectric film of this invention, and the formation equipment of a dielectric film.

[0063] Drawing 1 is the cross section showing roughly the structure of the MBE equipment used with each operation gestalt of this invention. The vacuum housing 13 for this MBE equipment performing MBE growth or membrane formation, as shown in this drawing, the vacuum pump 16 for

decompressing the inside of a vacuum housing 13, and CeO₂ etc. -- with the 1st for forming a thin film, and 2nd EB heating evaporator 17a and 17b. It has the shutters 11a and 11b for controlling the amount of supply of Ce into a vacuum housing 13, and the gas bulb 15 for controlling the amount of supply of the oxygen gas into a vacuum housing 13. And the substrate 14 which is a processed material is attached in the sample installation section which is not illustrated, and it is constituted so that MBE growth or membrane formation may be performed. Here, 1st EB heating evaporator 17a is equipped with mechanism 19a for irradiating an electron ray (Electron Beam:EB) and heating it to metal Ce18a, while it supports metal Ce18a. 2nd EB heating evaporator 17b is equipped with mechanism 19b for irradiating an electron ray and heating it to metallic-material 18b, while it supports metallic-material 18b (for example, Mg, Bi, Zr, Y, etc.) which is different in Metal Ce. And it is constituted possible that each EB heating evaporators 17a and 17b supply the so-called molecular-beam-like Ce and a metal by operation of Shutters 11a and 11b.

[0064] In addition, as for the portion which supports metal Ce18a directly in mechanism 19 of 1st EB heating evaporator 17a, it is desirable to be constituted by the carbon (C) used in usual EB equipment and not copper (Cu) but the tungsten (W), molybdenum (Mo) or a tantalum (Ta), etc. The reason is as follows. The melting point of Cu is before and after 1000 degrees C, and since there are only 100-200-degree C margins to the melting point of Ce, when dissolving Ce and evaporating it, there is a possibility that Cu may also be dissolved simultaneously and may evaporate. Moreover, it becomes, 3000-degree-C order and since [although it is high,] it is easy to form Ce and a compound, carbon and Ce react chemically below 1000 degrees C, the melting point forms carbide, and carbon has a possibility that mechanism 19a may break. Since the melting point is 2000 degrees C or more, respectively, and W, Mo, and Ta cannot form Ce and a compound easily to it and both do not produce a chemical reaction in the state of the low temperature near the melting point of Ce, it is very stable as a material which constitutes the portion which supports metal Ce18a directly. In addition, the same is said of the portion which supports metallic-material 18b in mechanism 19 of 2nd EB heating evaporator 17b directly.

[0065] And it is constituted by opening-and-closing control of Shutters 11a and 11b so that it may be possible to supply molecular-beam-like the so-called metallic material and so-called Ce. Moreover, it is possible to supply oxygen to a vacuum housing 13 individually [metal Ce18a metallurgy group material 18b] continuously by control of the gas bulb 15 with which the vacuum housing 13 was equipped with EB heating evaporators 17a and 17b. Moreover, it is also possible to control the amount of supply of oxygen in the shape of [very short / regular] a pulse. That is, the gas bulb 15 is equipped with the solenoid valve, it is possible to perform opening and closing of this solenoid valve within in 0.1 seconds, and when a solenoid valve is closed, it is possible to suppress the leak rate below to 1×10^{-5} cc/sec.

[0066] In addition, although EB heating evaporator was used with this operation form in order to supply metal Ce18a and metallic-material 18b, in Mg which vapor pressure can secure enough also at low temperature, or Bi, you may use a Knudsen Cell (K-cell) instead of EB heating evaporator.

[0067] Next, the procedure of MBE is explained. The inside of MBE equipment is always exhausted by the vacuum pump 16. By this operation, the contamination adhering to the impurity in Metal Ce and a metallic material, the contamination near a front face, and EB heating evaporators 17a and 17b can be evaporated. Consequently, it faces actually forming a dielectric film, Ce atom can be supplied in a vacuum housing 13 using the metal Ce of a high grade from which most of impurities and contaminations were removed, and other metallic materials, and, thereby, it is crystalline good CeO₂ like the after-mentioned. A thin film can be formed.

[0068] On the other hand, the substrate 14 which is a processed material is prepared as follows. First, after the substrate 14 by which the LOCOS film etc. was formed on Si substrate is washed, a substrate 14 is flooded with the liquid containing hydrogen fluoride (HF) and an ammonium fluoride (NH₄F), and immediately after rinsing and drying, it is equipped in the MBE equipment for a crystal growth. At this time, the front face of a substrate 14 is a hydrogen (H) atom and very thin SiO₂ by this operation. It is covered by the amorphous layer. In this operation form, although the principal plane of the Si substrate 21 is a field (001), you may use Si substrate which has the principal plane of a field (111), other high order field directions, or the field direction that carried out abundance OFF of them. And if

the temperature up of the substrate 14 is carried out within MBE equipment to the temperature which is 100 degrees C - 400 degrees C, the moisture and adsorption gas which remain in the front face of a substrate 14 will be removed. Then, further, the temperature up of the substrate 14 is carried out, and it is held at 800 degrees C - 900 degrees C. H atom and thin SiO₂ which were wearing the front face of a substrate 14 at this time It is desorbed also from an amorphous layer and the pure and smooth field of a substrate 14 is exposed into a vacuum housing 13.

[0069] Drawing 2 (a) - (c) oxidizes these, after carrying out the laminating of Mg and Ce which are a metallic material in this operation gestalt on Si substrate, and it is CeO₂. It is drawing for explaining the process which forms a film.

[0070] If 2nd EB heating evaporator 17b shown in drawing 1 and 1st EB heating evaporator 17a are operated one by one and Mg and Ce which are a metallic material are supplied in a vacuum housing 13, as shown in drawing 2 (a), the Mg layer 22 of a single crystal and the Ce layer 23 will be continued and formed on the Si substrate 21, respectively. It is desired for each thickness of the Mg layer 22 and the Ce layer 23 to be so thin that it able to transmit the information on the crystal lattice of the Si substrate 21 up enough. As for the thickness of the Mg layer 22 and the Ce layer 23, specifically, it is desirable that it is below 5Å (four atomic layers).

[0071] Then, when the gas bulb 15 shown in drawing 1 is opened, it is O₂ on the Ce layer 23. A molecule 24 is supplied. This O₂ Since it permeates in the Ce layer 23 and is spread, as it is first shown in drawing 2 (b), Ce of the Ce layer 23 oxidizes, and a molecule 24 (or atom) is CeO₂. A layer 25 is formed. O₂ It is CeO₂ as oxidation by the molecule 24 is shown in drawing 2 (b), without carrying out to the method of the back. It is O₂ to the grade in which only a layer 25 is formed. It is also possible to control the amount of supply of a molecule 24.

[0072] However, at an actual process, it is CeO₂. It is common to oxidize superfluously in order to prevent the oxygen omission from a layer 25. Moreover, formed CeO₂ 25 is a layerO₂. There is a property very to be easy to pass a molecule 24. Consequently, it is CeO₂ as shown in drawing 2 (c). Mg in the Mg layer 22 which is directly under a layer 25 also oxidizes, and the MgO layer 26 is formed. Compatibility of Mg with oxygen is higher than Si, and it is hard here, to pass oxygen. Therefore, it cannot hardly be, the front face of the Si substrate 21 oxidizes, and it is SiO₂ that oxygen reaches to the front face of the Si substrate 21. There is almost no possibility of saying that it is formed.

[0073] According to the formation method of this operation gestalt, it is O₂ after forming previously the Mg layer 22 and the Ce layer 23 which have first the crystal structure which imitated the crystal structure of the Si substrate 21. A molecule 24 is supplied and it is CeO₂. Since a layer 25 is formed, it is CeO₂. It has the crystal structure to which the layer 25 also imitated the crystal structure of the Si substrate 21. CeO₂ which has good crystallinity with this operation gestalt since Si substrate is used as an Si substrate 21 (001) (001) A film 25 is formed. As already explained, it is O₂ like the above-mentioned conventional manufacture method. It is CeO₂ when a molecule and Ce atom grow epitaxially on the conditions supplied simultaneously. The crystal growth in the field (011) of a crystal tends to happen. However, CeO₂ with which Ce atom and O atom coexist in a common lattice plane as shown in drawing 12 even if it will oxidize Ce in the Ce layer 23 after that, if the Ce layer 23 which imitated the crystal structure of Si substrate previously (001) is formed like this operation gestalt (011) A film is not formed. That is, CeO₂ which has high crystallinity without a double domain according to this operation gestalt (001) CeO₂ which consists of a film A layer 25 can be formed easily. Namely, crystalline good CeO₂ with high (about 29) and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer [in / as a gate insulator layer of an MIS device / FeRAM etc.] A layer can be obtained.

[0074] Moreover, since the Mg layer 22 which is hard to pass oxygen is formed as a ground metal layer of the Ce layer 23, it is SiO₂ with small specific inductive capacity by oxidation of the Si substrate 21. It can suppress that a layer (specific inductive capacity 3.9 [about]) is formed. And the crystalline good MgO layer with high (about 9.7) and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer [in / as a gate insulator layer of an MIS device / FeRAM etc.] can be obtained.

[0075] In addition, in this operation gestalt, Si substrate is used as an Si substrate 21 (001), and it is CeO

(001) 2 on the Si substrate 21. CeO₂ which consists of a film Although explained taking the case of the case where a layer 25 is formed, you may use Si substrate as an Si substrate 21 (111). In this case, it is CeO(111) 2 on Si (111) substrate. A film will be formed.

[0076] (2nd operation gestalt) Next, the 2nd operation gestalt of this invention is explained. a book -- operation -- a gestalt -- also setting -- the -- one -- operation -- a gestalt -- the same -- < -- A HREF -- = - - " -- /-- Tokujitu/tjitemdrw -- . -- ipdl?N -- 0000 -- = -- 239 -- & -- N -- 0500 -- = -- one -- E_N -- /--; -- > -- < -- ? -- 88 -- > -- ? -- = -- /-- /-- /-- & -- N -- 0001 -- = -- 247 -- & -- N -- 0552 -- = -- nine However, also in this operation gestalt, you may use a Knudsen Cell (K-cell) instead of EB heating evaporators 17a and 17b shown in drawing 1 as equipment for supplying metal Ce metallurgy group material.

[0077] Next, CeO₂ in this operation gestalt The membranous formation method is explained. The procedure of preparing Si substrate in advance of MBE growth is as the operation gestalt of the above 1st having explained.

[0078] Drawing 3 (a) - (c) oxidizes these, after carrying out the laminating of Bi and Ce which are a metallic material in this operation gestalt on Si substrate, and it is CeO₂. It is drawing for explaining the process which forms a film.

[0079] If 2nd EB heating evaporator 17b shown in drawing 1 and 1st EB heating evaporator 17a are operated one by one and Bi and Ce which are a metallic material are supplied in a vacuum housing 13, as shown in drawing 3 (a), the Bi layer 28 of a single crystal and the Ce layer 23 will be continued and formed on the Si substrate 21, respectively. It is desired for each thickness of the Bi layer 28 and the Ce layer 23 to be so thin that it able to transmit the information on the crystal lattice of the Si substrate 21 up enough. As for the thickness of the Bi layer 28 and the Ce layer 23, specifically, it is desirable that it is below 5A (four atomic layers).

[0080] Then, when the gas bulb 15 shown in drawing 1 is opened, it is O₂ on the Ce layer 23. A molecule 24 is supplied. This O₂ Since it permeates in the Ce layer 23 and is spread, as it is first shown in drawing 3 (b), Ce of the Ce layer 23 oxidizes, and a molecule 24 (or atom) is CeO₂. A layer 25 is formed. O₂ It is CeO₂ as oxidation by the molecule 24 is shown in drawing 3 (b), without carrying out to the method of the back. It is O₂ to the grade in which only a layer 25 is formed. It is also possible to control the amount of supply of a molecule 24.

[0081] However, at an actual process, it is CeO₂. It is common to oxidize superfluously in order to prevent the oxygen omission from a layer 25. Moreover, formed CeO₂ 25 is a layerO₂. There is a property very to be easy to pass a molecule 24. Consequently, it is CeO₂ as shown in drawing 3 (c). The whole inside of the Bi layer 28 which is directly under a layer 25, or a part of Bi(s) also oxidize. At this time, there are two kinds of forms among the forms according to which Bi oxidizes.

[0082] It is the case where Bi reacts only with oxygen with one form, and is Bi₂O₃ in this case. It is formed. Compatibility of Bi with oxygen is higher than Si, and it is hard here, to pass oxygen. Therefore, it cannot hardly be, the front face of the Si substrate 21 oxidizes, and it is SiO₂ that oxygen reaches to the front face of the Si substrate 21. There is almost no possibility of saying that it is formed.

[0083] Moreover, as it is the case where Bi reacts with both oxygen (O) and Si and is shown in drawing 3 (c) in this case with another form, it is the silicic acid compound 5, i.e., Bi₂SiO₅. Bi₂SiO₅ which consists of a crystalline A layer 29 is formed. Bi₂SiO₅ SiO₂ It differs and the crystalline high crystal structure is easily formed on the Si substrate 21. This Bi₂SiO₅ The crystal structure is a cubic and common in the structure of Si single crystal which is the diamond cubic structure. And while oxygen diffused the inside of thin Bi layer since oxygen was supplied, once it formed Bi layer and Ce layer, where the maximum front face of Si substrate is also involved in, it is Bi₂SiO₅. A crystal grows. In other words, it is Bi₂SiO₅. Also below a layer 29 grows and is formed. And SiO₂ You may think that it is not formed. Furthermore, since the Bi layer 28 and the Si substrate 21 react by the interface when the Bi layer 28 is formed, termination of the suspension uncombined hand (dangling bond) which existed in the interface is carried out, and it can make interface ranking density small two or less [3x10¹⁰cm⁻²].

[0084] The oxidization form of two kinds of above Bi layers 28 can be chosen by adjusting membrane formation conditions. This membrane formation condition is mainly substrate temperature and an oxygen supply.

[0085] According to the formation method of this operation form, it is O₂ after forming previously the Bi layer 28 and the Ce layer 23 which have first the crystal structure which imitated the crystal structure of the Si substrate 21. A molecule 24 is supplied and it is CeO₂. Since a layer 25 is formed, it is CeO₂. It has the crystal structure to which the layer 25 also imitated the crystal structure of the Si substrate 21. CeO₂ which has good crystallinity with this operation form since Si substrate is used as an Si substrate 21 (001) (001) CeO₂ which is a film A layer 25 is formed. As already explained, it is O₂ like the above-mentioned conventional manufacture method. It is CeO₂ when a molecule and Ce atom grow epitaxially on the conditions supplied simultaneously. The crystal growth in the field (011) of a crystal tends to happen. However, CeO₂ with which Ce atom and O atom coexist in a common lattice plane as shown in drawing 12 even if it will oxidize Ce in the Ce layer 23 after that, if the Ce layer 23 which imitated the crystal structure of Si substrate previously (001) is formed like this operation form (011) A film is not formed. That is, CeO₂ which has high crystallinity without a double domain according to this operation form (001) CeO₂ which consists of a film A layer 25 can be formed easily. Namely, crystalline good CeO₂ with high (about 29) and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer [in / as a gate insulator layer of an MIS device / FeRAM etc.] A layer can be obtained.

[0086] Moreover, SiO₂ by oxidization of the Si substrate 21 since the Bi layer 28 which is hard to pass oxygen is formed as a ground metal layer of the Ce layer 23 It can suppress that a layer is formed. And crystalline good BiO₂ with high and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer [in / as a gate insulator layer of an MIS device / ***** RAM etc.] A layer or Bi₂ SiO₅ A layer can be obtained.

[0087] It is Bi₂ SiO₅ between two especially above-mentioned oxidization gestalten. It is good Bi₂ SiO₅ of compatibility with the Si substrate 21 of the cubic which is the crystal structure which was common in Si single crystal which is the diamond cubic structure when a layer 29 was formed. CeO₂ formed on it since a layer 29 is obtained The crystallinity of a layer 23 and dielectric characteristics become good. Moreover, crystalline good ZrO₂ with high and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer A layer can be obtained.

[0088] In addition, in this operation gestalt, Si substrate is used as an Si substrate 21 (001), and it is CeO (001) 2 on the Si substrate 21. CeO₂ which consists of a film Although explained taking the case of the case where a layer 25 is formed, you may use Si substrate as an Si substrate 21 (111). In this case, it is CeO(111) 2 on Si (111) substrate. A film will be formed.

[0089] In addition, Bi₂ SiO₅ Since a layer can demonstrate a ferroelectricity, it is also possible to use this as a ferroelectric layer.

[0090] (3rd operation form) Next, the 3rd operation form of this invention is explained. Also in this operation form, the manufacturing installation shown in drawing 1 shall be used like the 1st operation form. However, also in this operation form, you may use a Knudsen Cell (K-cell) instead of EB heating evaporators 17a and 17b shown in drawing 1 as equipment for supplying metal Ce metallurgy group material.

[0091] Next, CeO₂ in this operation form The membranous formation method is explained. The procedure of preparing Si substrate in advance of MBE growth is as the operation form of the above 1st having explained.

[0092] Drawing 4 (a) - (d) oxidizes these, after carrying out the laminating of Zr and Ce which are a metallic material in this operation form on Si substrate, and it is CeO₂. It is drawing for explaining the process which forms a film.

[0093] If 2nd EB heating evaporator 17b shown in drawing 1 is operated and Zr which is a metallic material is supplied in a vacuum housing 13, as shown in drawing 4 (a), the Zr layer 30 of a single crystal will be formed on the Si substrate 21. It is desired for the thickness of the Zr layer 30 to be so thin that it able to transmit the information on the crystal lattice of the Si substrate 21 up enough. As for the thickness of the Zr layer 30, specifically, it is desirable that it is below 5Å (four atomic layers).

[0094] Then, when the gas bulb 15 shown in drawing 1 is opened, it is O₂ on the Ce layer 23. A molecule 24 is supplied. This O₂ Since it permeates in the Zr layer 30 and is spread, Ce of the Zr layer

30 oxidizes, and a molecule 24 (or atom) is ZrO_2 . A layer 31 is formed.

[0095] Then, when 1st EB heating evaporator 17a shown in drawing 1 is operated, as shown in drawing 4 (b), the Ce atom 20 is ZrO_2 . It is supplied on a layer 31. Then, it is ZrO_2 as shown in drawing 4 (c). The Ce layer 23 of a single crystal is formed on a layer 31. It is desired for the thickness of the Ce layer 23 to be so thin that it is able to transmit the information on the crystal lattice of the Si substrate 21 up enough. As for the thickness of the Ce layer 23, specifically, it is desirable that it is below 5A (four atomic layers).

[0096] Then, when the gas bulb 15 shown in drawing 1 is opened, it is O_2 on the Ce layer 23. A molecule 24 is supplied. This O_2 Since it permeates in the Ce layer 23 and is spread, as it is shown in drawing 4 (d), Ce of the Ce layer 23 oxidizes, and a molecule 24 is CeO_2 . A layer 25 is formed.

[0097] According to the formation method of this operation form, the Zr layer 30 with which an atom is located in a line is first formed in the position which imitated the crystal structure of the Si substrate 21, and it is O_2 further. A molecule 24 is supplied and it is ZrO_2 . The layer 31 is formed. This ZrO_2 A crystal has the fluorite type crystal structure and forms the grid which followed the diamond cubic of Si single crystal mostly as mentioned above. And the Zr layer 30 is formed previously and it is O_2 further. A molecule 24 is supplied and it is ZrO_2 . Since a layer 31 is formed, it is ZrO_2 . The layer 31 is carrying out grid adjustment mostly at the crystal of the Si substrate 21. ZrO_2 which has good crystallinity with this operation form since Si substrate is used as an Si substrate 21 (001) (001) ZrO_2 which is a film A layer 31 is formed. As already explained, it is O_2 like the above-mentioned conventional manufacture method. It is CeO_2 when a molecule and Ce atom grow epitaxially on the conditions supplied simultaneously. The crystal growth in the field (011) of a crystal tends to happen. CeO_2 ZrO_2 which has the same fluorite type crystal structure as a layer It is the same when forming a layer. However, CeO_2 shown in drawing 12 even if it will oxidize Ce in the Zr layer 30 after that, if the Zr layer 30 which imitated the crystal structure of Si substrate previously (001) is formed like this operation form ZrO_2 which has a double domain like a crystal (011) A layer is not formed. That is, ZrO_2 which has high crystallinity without a double domain according to this operation form (001) ZrO_2 which consists of a film A layer 31 can be formed easily. Namely, crystalline good ZrO_2 with high (about 12.5) and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer [in / as a gate insulator layer of an MIS device / FeRAM etc.] A layer can be obtained.

[0098] And they are the Ce layer 23 and CeO_2 on it. Since a layer 25 is formed, even if it does not use the metal Ce which is the material which is hard to deal with it, it is crystalline good (001) CeO_2 easily. CeO_2 which consists of a film A layer 25 can be formed. Namely, crystalline good CeO_2 with high (about 29) and specific inductive capacity which can be used also as a buffer layer of a ferroelectric layer [in / as a gate insulator layer of an MIS device / FeRAM etc.] A layer can be obtained.

[0099] Moreover, the Zr layer 30 is SiO_2 by oxidization of the Si substrate 21 since it has the property to be hard to pass oxygen. It can suppress that a layer is formed.

[0100] In addition, in this operation form, Si substrate is used as an Si substrate 21 (001), and it is CeO (001) 2 on the Si substrate 21. CeO_2 which consists of a film Although explained taking the case of the case where a layer 25 is formed, you may use Si substrate as an Si substrate 21 (111). In this case, it is $\text{CeO}(111)$ 2 on Si (111) substrate. A film will be formed.

[0101] (The 1- deformation form in the 3rd operation form) above-mentioned the 1- the 3rd operation form -- setting -- CeO_2 In case a layer is formed, even if it does not carry out the laminating of Ce layer and the O layers by turns, you may supply simultaneously.

[0102] Moreover, the Si substrate 21 and CeO_2 As a metallic material which constitutes the ground layer made to intervene between layers 25, it replaces with Mg, Bi, and Zr, Y (yttrium) is used, and it is Y layers and Y_2O_3 . You may form a layer.

[0103] Moreover, the MgO layer which consists of Mg layer, Bi layer, Zr layer, Y layers, or these oxides as a ground layer and Bi_2O_3 A layer and ZrO_2 A layer and Y_2O_3 You may form the cascade screen which combined the two or more layers layer etc.

[0104] (4th operation form) Next, the 4th operation form of this invention is explained. Here, in this operation form and the following operation forms, the example which prepared the ferroelectric layer on

the dielectric layer with high specific inductive capacity is explained.

[0105] Also in this operation form, the manufacturing installation shown in drawing 1 shall be used like the 1st operation form. However, also in this operation form, you may use a Knudsen Cell (K-cell) instead of EB heating evaporators 17a and 17b shown in drawing 1 as equipment for supplying the metallic material which constitutes Metal Ce and a ferroelectric film. Moreover, only the number of kinds of the metal with which EB heating apparatus 17b for forming a ferroelectric film and a Knudsen Cell constitute a ferroelectric film shall be prepared.

[0106] Also in this operation form, the procedure of preparing Si substrate in advance of MBE growth is as the operation form of the above 1st having explained.

[0107] Drawing 5 (a) and (b) are CeO₂ in this operation form. It is drawing showing two examples of structure at the time of preparing a ferroelectric layer on a layer.

[0108] CeO₂ which is the buffer layer which consists of a dielectric with high specific inductive capacity on the pure front face of the smooth Si substrate 21 in the structure shown in drawing 5 (a) The layer 25 and the ferroelectric layer 41 are formed. Although the ferroelectric layer 41 consists of PbLaTiOx (the so-called PLT) and PbZrTiOx (the so-called PZT), the ferroelectric film which has other crystallinity can be used for it. CeO₂ which has high crystallinity by the method indicated by above-mentioned Japanese Patent Application No. No. 171352 [11 to] in the structure shown in drawing 5 (a) so that it might mention later The layer 25 is formed as a buffer layer of the ferroelectric layer 41.

Therefore, it has the crystalline or high stacking tendency also with the high ferroelectric layer 41. However, the crystal structure of the ferroelectric layer 41 which consists of PLT or PZT is not necessarily CeO₂. Since it is not so common as the crystal structure of a layer 25 and lattice constants also differ, they are the ferroelectric layer 41 and CeO₂. In the interface between layers 25, both atom does not form a perfect combination. That is, the ferroelectric layer 41 is CeO₂ although it does not necessarily have the single crystal structure covering the large range. In response to the influence of the crystal structure of a layer 25, it has the high stacking tendency [say / that the specific crystallographic axis (for example, c axis) has turned to the direction perpendicular to a substrate side] in the whole ferroelectric layer 41. Therefore, although the direction of a crystallographic axis is in the polycrystal state divided into some domains shifted little by little, if it has gathered in the direction with the direction where an especially large direction (direction which a remanence state produces) is perpendicular to a substrate side or the specific angle of ferroelectric nature, the ferroelectric layer 41 can secure the big amount of remanences, or can demonstrate uniform strong dielectric characteristics.

[0109] Moreover, drawing 5 (b) is CeO₂. It is drawing showing structure when the Ce layer 23 intervenes between a layer 25 and the Si substrate 21. Such structure is formed by oxidizing partially the Ce layer 23 which supplied oxygen and Ce by turns or was deposited previously, after carrying out the number atomic-layer (they are three atomic layers when shown in drawing 5 (b)) deposition of the Ce layer at the beginning. Also in this case, when elements, such as semiconductor memory, are formed using this substrate after that, the Ce layer 23 does not have a bad influence on the electric and mechanical property of an element.

[0110] CeO [in / this operation form / here]2 or the formation method of a layer is based on the method indicated by Japanese Patent Application No. No. 171352 / 11 to / -- above-mentioned the 1- it is based on the method indicated by the 3rd operation form It is CeO₂ which forms the monoatomic layer by MEE mode by turns, for example, (001) does not specifically have a double domain with sufficient crystallinity on Si substrate by depositing an oxygen atomic layer after depositing one atomic layer of Ce first on Si substrate using Metal Ce (001). A layer can be formed. Moreover, it is CeO₂ by supplying only Metal Ce previously, and supplying oxygen, after forming Ce film of a number atomic layer. You may form a layer. Furthermore, oxygen required at the time of formation of a ferroelectric film can perform supply of this oxygen so that the 6th operation form may explain. That is, it is Ce by forming a ferroelectric layer on Ce layer CeO₂ It can be made a layer. Since Ce is easy to pass oxygen, the latter method is effective.

[0111] Moreover, since it is easily realizable if the formation method of the ferroelectric film by the MBE method used as common knowledge technology is used, the ferroelectric layer 41 in this operation

form omits the explanation about the formation method here.

[0112] According to the dielectric film equipped with the ferroelectric layer 41 of this operation form, it is CeO₂ as a buffer layer with high specific inductive capacity. Since the capacity per unit area is highly maintainable even if it thickens thickness of a buffer layer by forming the ferroelectric layer 41 on a layer 25, it becomes possible to prevent effectively generating of the leakage current resulting from the thickness of a buffer layer being thin etc. Moreover, crystalline good CeO₂ A layer 25 is formed and it is this CeO₂. Since the ferroelectric layer 41 is formed on a layer 25, it has a high stacking tendency and the ferroelectric layer 41 with little dispersion in strong dielectric characteristics can be formed greatly [a remanence].

[0113] It is SiO₂ with low specific inductive capacity in that case. Since a layer was hardly formed, when an electrode is prepared above a ferroelectric layer and voltage is impressed between electrode-substrates, it is SiO₂ with a low dielectric constant. Fault to which the voltage which the distribution of applied voltage to a layer increases and is substantially impressed to a ferroelectric layer becomes small can be suppressed.

[0114] (5th operation gestalt) Next, the 5th operation gestalt of this invention is explained. Also in this operation gestalt, the manufacturing installation shown in drawing 1 shall be used like the 1st operation gestalt. However, also in this operation gestalt, you may use a Knudsen Cell (K-cell) instead of EB heating evaporators 17a and 17b shown in drawing 1 as equipment for supplying the metallic material which constitutes Metal Ce and a ferroelectric film. Moreover, only the number of kinds of the metal with which EB heating apparatus 17b for forming a ferroelectric film and a Knudsen Cell constitute a ferroelectric film shall be prepared.

[0115] Also in this operation gestalt, the procedure of preparing Si substrate in advance of MBE growth is as the operation gestalt of the above 1st having explained.

[0116] Drawing 6 (a) and (b) are drawings showing two examples of structure at the time of preparing a ferroelectric layer on the MgO layer in this operation gestalt.

[0117] In the structure shown in drawing 6 (a), the MgO layer 26 which is a buffer layer which consists of a dielectric with high specific inductive capacity, and the ferroelectric layer 41 are formed on the pure front face of the smooth Si substrate 21. Although the ferroelectric layer 41 consists of PbLaTiO_x (the so-called PLT) and PbZrTiO_x (the so-called PZT), the ferroelectric film which has other crystallinity can be used for it. In the structure shown in drawing 6 (a), the MgO layer 26 which has high crystallinity is formed as a buffer layer of the ferroelectric layer 41 by the method indicated by the operation gestalt of the above 1st. Therefore, it has the crystalline or high stacking tendency also with the high ferroelectric layer 41. However, since the crystal structure of the ferroelectric layer 41 which consists of PLT or PZT is not necessarily so common as the crystal structure of the MgO layer 26 and lattice constants also differ, in the interface between the ferroelectric layer 41 and the MgO layer 26, both atom does not form a perfect combination. This is the same as that of the operation gestalt of the above 4th. That is, although the ferroelectric layer 41 does not necessarily have the single crystal structure covering the latus range, it has the high stacking tendency [say / that the specific crystallographic axis (for example, c axis) has turned to the direction perpendicular to a substrate side] in the whole ferroelectric layer 41 in response to the influence of the crystal structure of the MgO layer 26. Therefore, although the direction of a crystallographic axis is in the polycrystal state divided into some domains shifted little by little, if it has gathered in the direction with the direction where an especially large direction (direction which a remanence state produces) is perpendicular to a substrate side or the specific angle of ferroelectric nature, the ferroelectric layer 41 can secure the big amount of remanences, or can demonstrate uniform strong dielectric characteristics.

[0118] Moreover, drawing 5 (b) is drawing showing structure when the Mg layer 22 intervenes between the MgO layer 26 and the Si substrate 21. Such structure is O2. It is formed by controlling the amount of supply of a molecule 24 to the grade to which the Mg layer 22 whole does not oxidize. In this case, when elements, such as semiconductor memory, are formed using this substrate after that, the Mg layer 22 does not have a bad influence on the electric and mechanical property of an element.

[0119] It is O2, as only the Mg layer 22 is formed here, without establishing the process which forms the

Ce layer 23 in the process shown, for example in drawing 2 (a) in the 1st operation gestalt as the formation method of the MgO layer in this operation gestalt and it is shown in drawing 2 (b) after that. The method of supplying a molecule 24 can be used. Moreover, in case the ferroelectric layer 41 is formed so that the 6th operation gestalt may explain, using required oxygen, it can oxidize and Mg layer can also be used as a MgO layer.

[0120] Moreover, since formation of the ferroelectric film in this operation gestalt should just use the formation method of the ferroelectric film by the MBE method used as common knowledge technology, the explanation about the formation method here is omitted.

[0121] Since according to the structure equipped with the ferroelectric layer 41 of this operation gestalt a required dielectric constant is maintainable even if specific inductive capacity thickens thickness of a buffer layer by forming the ferroelectric layer 41 about 9.7 and on the MgO layer 26 as a high buffer layer, it becomes possible to prevent effectively generating of the leakage current resulting from the thickness of a buffer layer being thin etc. Moreover, since the crystalline good MgO layer 26 is formed and the ferroelectric layer 41 is formed on this MgO layer 26, it has a high stacking tendency and the ferroelectric layer 41 with little dispersion in strong dielectric characteristics can be formed greatly [a remanence].

[0122] It is SiO₂ with low specific inductive capacity in that case. Since a layer was hardly formed, when an electrode is prepared above a ferroelectric layer and voltage is impressed between electrode-substrates, it is SiO₂ with a low dielectric constant. Fault to which the voltage which the partition ratio of applied voltage to a layer increases, and is substantially impressed to a ferroelectric layer becomes small can be suppressed.

[0123] (6th operation form) Next, the 6th operation form of this invention is explained. Here, it sets in this operation form and the following operation form, and is SiO₂. The example which formed the high dielectric layer and ferroelectric layer of specific inductive capacity one by one on the layer is explained.

[0124] Also in this operation form, the manufacturing installation shown in drawing 1 shall be used like the 1st operation form. However, also in this operation form, you may use a Knudsen Cell (K-cell) instead of EB heating evaporators 17a and 17b shown in drawing 1 as equipment for supplying the metallic material which constitutes Metal Ce and a ferroelectric film. Moreover, only the number of kinds of the metal with which EB heating apparatus 17b for forming a ferroelectric film and a Knudsen Cell constitute a ferroelectric film shall be prepared.

[0125] Also in this operation form, the procedure of preparing Si substrate in advance of MBE growth is as the operation form of the above 1st having explained.

[0126] Drawing 7 (a) - (d) is SiO₂ in this operation form. On a layer, it is ZrO₂. It is drawing showing the procedure which forms a layer and a ferroelectric layer.

[0127] SiO₂ which consists of an amorphous silicon oxide by the oxidizing [thermally] method on the pure front face of the smooth Si substrate 21 in front of the process shown in drawing 7 (a) A layer 35 is formed. SiO₂ The thickness of a layer 35 can be chosen according to the property required of a device, and is usually 0.5-20nm. Although it is desirable that it is a field (001) as for the front face of the Si substrate 21, you shall be a field (111), other high order fields, or the field that made them turn off several degrees. Then, it is SiO₂ by introducing in the chamber of an ultra-high vacuum and heating at 100-400 degrees C. The moisture and gas which remain on the front face of a layer 35 are removed.

[0128] Next, it is SiO₂ as shown in drawing 7 (a). When the Zr atom 32 is supplied on a layer 35, it is SiO₂ of amorphous structure. The Zr atom 32 which arrived at the front face of a layer 35 is SiO₂. It is spread along the front face of a layer 35, it distributes to homogeneity mostly in a field, and a stable state is reached. That is, SiO₂ The Zr layer 30 which consists only of a Zr atom is formed on a layer 35. This Zr layer 30 has amorphous structure or polycrystal structure.

[0129] Next, metal atom 42 and O (for example, Pb, La, Ti, etc. which constitute PLT) 2 for constituting a ferroelectric layer on the Zr layer 30, as shown in drawing 7 (b) A molecule 24 is supplied.

[0130] Then, although the ferroelectric layer 41 is formed as shown in drawing 7 (c), it is O₂ at this time. Only a molecule 24 diffuses the inside of the Zr layer 30, solid phase crystallization of the Zr layer

30 is made to produce, and it is ZrO_2 . A layer 31 is formed.

[0131] Consequently, it is ZrO_2 as shown in drawing 7 (d). The ferroelectric layer 41 will be formed on a layer 31.

[0132] Since formation of the ferroelectric film in this operation form should just use the formation method of the ferroelectric film by the MBE method used as common knowledge technology, the explanation about the formation method here is omitted.

[0133] According to the manufacture method of this operation form, it is SiO_2 of amorphous structure. SiO_2 after forming a layer 35 O_2 [required after forming the Zr layer 30 on a layer 35, in case a ferroelectric layer is formed] A molecule 24 (or atom) is diffused in the Zr layer 30, solid phase crystallization by oxidization of Zr is used, and it is ZrO_2 . A layer 31 is formed. Therefore, there is an advantage that the high ferroelectric layer 41 of a stacking tendency can be formed, without using difficult technology especially on manufacture.

[0134] In addition, O_2 shown in drawing 7 (b) You may supply simultaneously with the metal atom 42 for constituting a ferroelectric layer, it is preceded, and a molecule 24 is O_2 . A molecule is supplied to the Zr layer 30 and it is ZrO_2 previously. After forming a layer, you may form a ferroelectric layer on it. Moreover, it may replace with Si (001) substrate and Si (111) substrate may be used.

[0135] Drawing 8 (a) and (b) are SiO_2 formed by the manufacture method of this operation form. A layer and ZrO_2 It is drawing showing the laminated structure (dielectric film) of a layer and a ferroelectric layer.

[0136] Drawing 8 (a) is SiO_2 of amorphous structure on the Si substrate 21. A layer 35 and ZrO_2 of the crystal structure A layer 25 and the ferroelectric layer 41 which has a high stacking tendency are drawings showing the state where the laminating was carried out one by one. Moreover, drawing 8 (b) is drawing showing the state of remaining without the whole Zr layer 30 oxidizing while the part has been the Zr layer 30. ZrO_2 by which solid phase crystallization was carried out in the high stacking tendency of the ferroelectric layer 41 also in the structure shown in drawing 8 (b) Since it is realizable with a layer 31, the fault in a device property is not produced.

[0137] Next, drawing 9 is the duplicated drawing of the cross-section transverse-electromagnetic image obtained as a result of photoing the cross section of the laminated structure (dielectric film) formed by the manufacture method of the 6th operation form with a transmission electron microscope (transverse electromagnetic). The P type Si substrate which has a field (001) as an Si substrate is used. SiO_2 The thickness of a layer is 10nm and is ZrO_2 . The thickness of a layer is about 9nm. This ZrO_2 A layer is SiO_2 of amorphous structure. It is obtained, as a result of carrying out solid phase crystallization of the Zr layer by supply of the oxygen for forming a ferroelectric layer, after thickness formed on the layer Zr layer which is 3nm. Moreover, ZrO_2 It turns out that the PLT layer (PbLaTiOx layer) which is a ferroelectric layer is formed on a layer.

[0138] Here, the point which should be noted in drawing 9 is Si substrate and SiO_2 . An interface with a layer, and SiO_2 A layer and ZrO_2 An interface with a layer is very flat respectively, and it is the point currently formed vividly, without crossing mutually. Moreover, it is checked that there is very little diffusion of the atom from the component analysis by the EPMA (Electron Probe Microanalysis:electron ray probe micro analysis) analysis apparatus to other layers [each class]. And it turns out that the strong dielectric characteristics obtained from this laminated structure (dielectric film) are also good.

[0139] On the other hand, drawing 10 is SiO_2 instead of forming the Zr layer 30 as shown in drawing 7 (b) unlike the manufacture method in the 6th operation form. It is a direct Zr atom and O_2 on a layer. By supplying a molecule ZrO_2 The metal atom and O_2 which constitute a ferroelectric layer after forming a layer It is drawing in which supplying a molecule and showing the cross-section transverse-electromagnetic image of the obtained laminated structure (dielectric film).

[0140] The point which should be noted in drawing 10 is SiO_2 clearly separated between Si substrate and the PLT layer which is a ferroelectric layer. A layer and ZrO_2 It is that the dissolution layer which a layer is not observed, instead intervenes widely among both is seen.

[0141] That is, the laminated structure (dielectric film) shown in drawing 10 to forming the laminated structure of Zr/SiO_2 / Si first in the 6th operation form is the metal atom which constitutes a ferroelectric

layer after forming the laminated structure of $\text{ZrO}_2/\text{SiO}_2$ / Si first, and O_2 . The molecule is supplied. Consequently, SiO_2 of the amorphous structure formed first A layer disappears, and the dissolution layer is formed when Si, Zr, O, and the metal atoms Pb, La, and Ti that constitute a ferroelectric spread and dissolve mutually. And the interface of this dissolution layer and Si substrate and the interface of a dissolution layer and a PLT layer cross mutually, and are indistinct. [of the position of a field side] Furthermore, curving evenly [the configuration of the interface itself] and greatly is observed. In addition, it is observed that Pb and Zr are spread in Si substrate also from analysis by EPMA, and it is in the state where there is fault in application to an electron device. And it turns out that sufficiently high strong dielectric characteristics are not obtained, either.

[0142] That is, it is ZrO_2 with high specific inductive capacity as a buffer layer of a ferroelectric layer by the manufacture method of the 6th operation form. SiO_2 with the high compatibility of a layer and Si substrate It turns out that it is easy to prepare a layer. And SiO_2 with low (about 3.9) specific inductive capacity It turns out that the fall of the amount of remanences as the whole device can be suppressed as a very thin film although a layer exists, and devices, such as FeRAM which can demonstrate the high amount of remanences, can be formed.

[0143] Moreover, ZrO_2 with high (about 12.5) specific inductive capacity Since the specific inductive capacity as the whole buffer layer is highly maintainable in a layer existing even if it enlarges thickness of a buffer layer, the ferroelectric random-access memory which has the large buffer layer of the destructive pressure-proofing with a small leakage current is obtained.

[0144] the above 4th and the 5th operation form -- the 1- the MgO layer formed in the 3rd operation form, and Bi_2O_3 A layer and ZrO_2 A layer and Y_2O_3 A layer etc. and CeO_2 You may use a cascade screen with a layer as a buffer layer.

[0145]

[Effect of the Invention] It is crystalline high CeO_2 , suppressing formation of the thermal oxidation film of a semiconductor layer by supplying oxygen according to the 1st - the 3rd dielectric film, or these formation methods of this invention, after carrying out the laminating of the ground layer and Ce layer which consist of metallic materials, such as Mg, Zr, and Bi. A dielectric film with high specific inductive capacity can be obtained using obtaining.

[0146] According to the 4th of this invention, the 5th dielectric film, or these formation methods, after forming the ground layer which consists of a metallic material on a semiconductor layer or its oxide film, in case a ferroelectric film is formed, the dielectric film which has a ferroelectric layer with the high, large amount of remanences of a stacking tendency can be obtained by oxidizing a ground layer separately.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

PRIOR ART

[Description of the Prior Art] In recent years, there is a remarkable thing in progress of detailed-izing of the C-MOS device formed on Si substrate, and integration. And thin film-ization of the gate insulator layer which constitutes a part of MOSFET in connection with it is also demanded strongly. It is based on the following reasons that thin film-ization of a gate insulator layer is demanded.

[0003] First, although operating voltage is continuing falling aiming at power saving, the amount of charges required for element operation is simultaneously regularity, and is not reduced so much. By the relation of $Q = CV$ (valve flow coefficient (the amount of Q:charges, C:electrostatic capacity, V:voltage), though the amount Q of charges is simultaneously regularity, in order for voltage V to continue falling, the electrostatic capacity C which can be held to a gate insulator layer must be raised. Since it is $C = (\epsilon_r S) / d$ (ϵ_r : S: capacitor area, d: specific inductive capacity, electrode spacing), in order to increase electrostatic capacity C here, it is SiO₂ first now. It is realizable by making thin thickness d of the gate insulator layer constituted. Therefore, at present, thin film-ization of the gate insulator layer of 10nm - 15nm or 10nm or less is tried.

[0004] However, when thin film-ization of a gate insulator layer was advanced, a possibility that the fault of aggravation of destructive pressure-proofing of a gate insulator layer and increase of a leakage current might arise came out.

[0005] Then, recently, specific inductive capacity is about 3.9 SiO₂ about a gate insulator layer. High specific-inductive-capacity ϵ_r It has and, moreover, they are other electrical properties SiO₂. It is searched for the insulator layer material which has the property which is not inferior. Namely, specific-inductive-capacity ϵ_r It is because the required amount Q of charges can be held even if low-battery-ized since electrostatic capacity C is highly maintainable even if it makes thickness d to some extent thick by making it high. SiO₂ [present from such a viewpoint] A performance equivalent to a gate insulator layer can be obtained, and it has high specific inductive capacity and destructive pressure-proofing, and the formation method of a up to [Si substrate of the insulator layer which interface level and a leakage current become from a small new insulating material] is being considered.

[0006] Moreover, it is SiO₂ on [from another request] Si substrate. The attempt which forms the insulator layer by different insulator material is also made. For example, research aiming at realizing the transistor which has a memory effect in the gate of a field effect transistor using a thin film with a ferroelectricity is shown to the 1st reference "JAPAN JOURNAL OF APPLIED PHYSICS 35 and 4987" (1996) by the example currently indicated. As one of the examination of the, formation of the thin film (PZT film) which consists of PbZr_{1-x}Ti_xO₃ with a ferroelectricity (PZT) is tried here. however -- since this PZT film is difficult to form on a direct Si substrate -- between a PZT film and Si substrates -- CeO₂ etc. -- from -- the laminating of the insulator layer used as the becoming buffer layer is carried out

[0007] Moreover, as well as the above-mentioned gate insulator layer in order to form the dielectric (for example, superconductor) film of others including ferroelectric material on Si substrate, specific inductive capacity and destructive pressure-proofing are high, and the formation method of a up to [Si substrate of the new insulating body membrane which can realize interface level and the property that a

leakage current is small] is being considered.

[0008] And it also sets to those examination and is CeO₂. A film is one of the insulator material which attracts attention very much as a buffer layer. This is based on the following reasons. CeO₂ It compares with other materials and a lattice constant is near and CeO₂ to the lattice constant of Si. It is because the rate of grid mismatching with Si has only -0.37% ($2 = 5.411 \text{ \AA}$ of $a_{\text{CeO(s)}}$, $a_{\text{Si}} = 5.431 \text{ \AA}$). Furthermore, CeO₂ The crystal structure is a fluorite type and can build a crystal lattice succeeding Si substrate with a diamond structure. That is, it is CeO₂ to all atoms being 4 coordination in Si. Although there is difference that 4 coordination and Ce atom serve as [the oxygen atom] 8 coordination, as for the case, in that it is the cubic system based on a face-centered cubic lattice, both crystals are common and can carry out the laminating of both the crystals without a breakdown (the percentage of oxygen and Ce is 2:1). Therefore, it becomes possible to produce a crystalline, very high thin film on Si substrate, and further becomes easy to form a ferroelectric film and a superconductor film with crystallinity high in piles on it. Moreover, CeO₂ Since the specific inductive capacity is as high as 26 order, it is SiO₂. It is made to hit instead, is and also has sufficient possibility as a gate insulator layer material.

[0009] It is CeO₂ on Si substrate besides the 1st reference. Various attempts are performed about forming, and when some of the examples of representation are given, there is the following reference.

[0010] irradiating EB at pellet-like CeO₂ sintered compact into the molecular-beam-epitaxy (MOLECULAR BEAM EPITAXY:MBE) equipment which equipped the 2nd reference "JAPAN JOURNAL OF APPLIED PHYSICS 1765" (1993) with electron ray (ELECTRON BEAM:EB) vacuum evaporationno equipment in the example currently indicated -- CeO₂ it evaporates -- making -- Si substrate top -- crystalline high CeO₂ The thin film is formed. At this time, it is CeO₂. Oxygen gas is supplied simultaneously with evaporation and it is CeO₂. The crystalline fall by the oxygen deficiency of a thin film is prevented. In addition, CeO₂ in the 1st above-mentioned reference Membranous formation is also performed by the same method as this.

[0011] In the example currently indicated by the 3rd reference "JAPAN JOURNAL OF APPLIED PHYSICS 270 and 1994", the 1st and the different thin film formation method from the method of the 2nd reference are used. It is crystalline high CeO₂ on Si substrate by carrying out the spatter of the Ce atom in a target using the reactive sputtering system which equipped with the target which consists of a metal Ce here, supplying oxygen gas, and making Ce and oxygen react on Si substrate. The thin film is formed.

[0012] the method of being further different from the describing [above] all directions method in the example currently indicated by the 4th reference "APPLIED PHISICS LETTERS 2027" (1991) -- CeO₂ The film is formed. CeO₂ of the shape of a pellet put on the interior here using the MBE equipment which can introduce the excimer laser light by ArF from the exterior This laser beam is irradiated at a sintered compact, and it is CeO₂. It is crystalline high CeO₂ on Si substrate by making it evaporate and introducing oxygen gas simultaneously with it. The thin film is formed.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the cross section showing roughly the structure of the MBE equipment used with each operation gestalt of this invention.

[Drawing 2] (a) - (c) oxidizes, after carrying out the laminating of Mg and Ce which are a metallic material in the 1st operation gestalt, and it is CeO₂. It is drawing for explaining the process which forms a film.

[Drawing 3] (a) - (c) oxidizes, after carrying out the laminating of Bi and Ce which are a metallic material in the 2nd operation gestalt, and it is CeO₂. It is drawing for explaining the process which forms a film.

[Drawing 4] (a) - (d) oxidizes, after carrying out the laminating of Zr and Ce which are a metallic material in the 3rd operation gestalt, and it is CeO₂. It is drawing for explaining the process which forms a film.

[Drawing 5] (a) and (b) are CeO₂ in the 4th operation gestalt. It is drawing showing two examples of structure at the time of preparing a ferroelectric layer on a layer.

[Drawing 6] (a) and (b) are drawings showing two examples of structure at the time of preparing a ferroelectric layer on the MgO layer in the 5th operation gestalt.

[Drawing 7] (a) - (d) is SiO₂ in the 6th operation gestalt. On a layer, it is ZrO₂. It is drawing showing the procedure which forms a layer and a ferroelectric layer.

[Drawing 8] (a) and (b) are drawings showing the laminated structure (dielectric film) of the low dielectric film formed by the manufacture method of the 6th operation gestalt, a high dielectric film, and a ferroelectric film.

[Drawing 9] It is the duplicated drawing of the cross-section transverse-electromagnetic image obtained as a result of photoing the cross section of the laminated structure (dielectric film) formed by the manufacture method of the 6th operation gestalt with a transmission electron microscope (transverse electromagnetic).

[Drawing 10] SiO₂ It is Zr atom and O₂ on a layer. It is ZrO₂ by supplying a molecule. After forming a layer, it is drawing showing the cross-section transverse-electromagnetic image of the laminated structure in which the ferroelectric layer was formed.

[Drawing 11] (100) It is CeO₂ on Si substrate. It is the type section view showing the state where two kinds of domains of a crystal are formed.

[Drawing 12] CeO₂ to the field (001) top of Si substrate indicated by the 5th reference It is the ** type plan showing the epitaxial state of a crystal.

[Drawing 13] CeO₂ indicated by the 5th reference It is the microphotography view which observed the state where two domains were intermingled on a film, by the high-resolution scanning tunneling microscope, and was obtained.

[Drawing 14] CeO₂ which grows epitaxially, respectively to the field (001), field (111), and (110) field of Si substrate indicated by the 6th reference It is the ** type plan showing the direction of a crystal.

[Description of Notations]

11 Shutter
12 K-Cell
13 Vacuum Housing
14 Substrate
15 Gas Bulb
16 Vacuum Pump
17a The 1st EB heating evaporator
17b The 2nd EB heating evaporator
18a Metal Ce
18b Metallic material
19a, 19b Mechanism
20 Ce Atom
21 Si Substrate
22 Mg Layer
23 Ce Layer
24 O₂ Molecule
25 CeO₂ Layer
26 MgO Layer
28 Bi Layer
29 Bi₂ SiO₅ Layer
30 Zr Layer
31 ZrO₂ Layer
32 Zr Atom
35 SiO₂ Layer
41 Ferroelectric Layer
42 Metal Atom

[Translation done.]

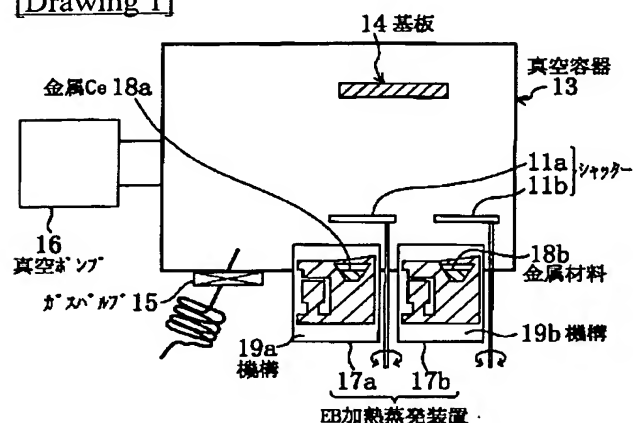
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

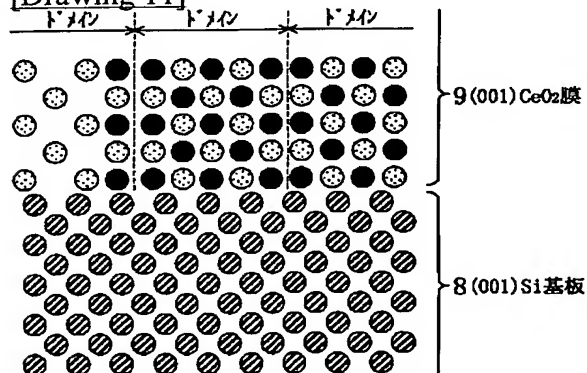
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

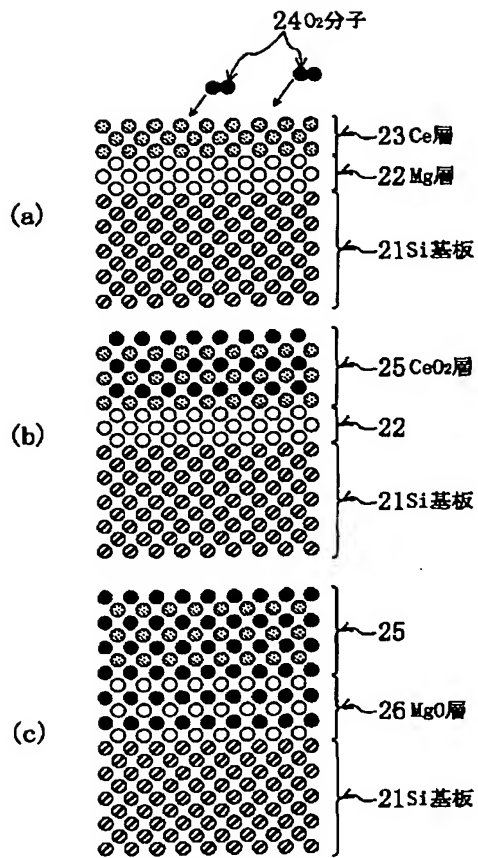
[Drawing 1]



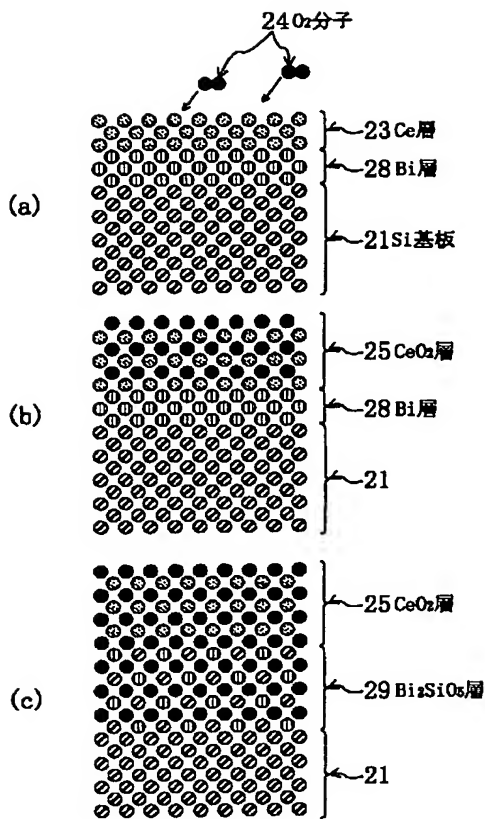
[Drawing 11]



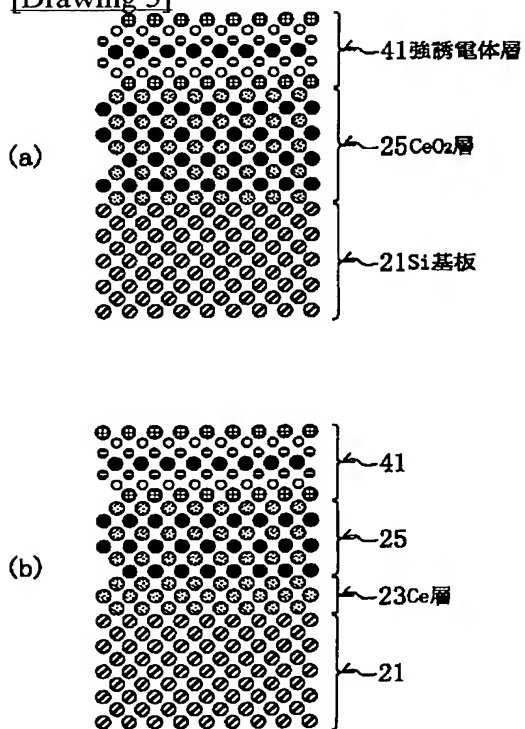
[Drawing 2]



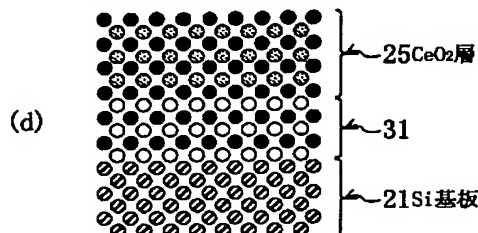
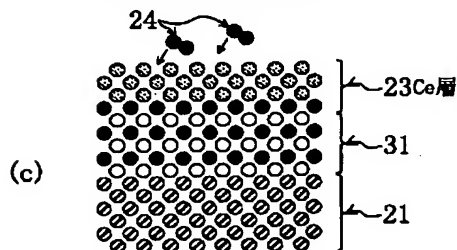
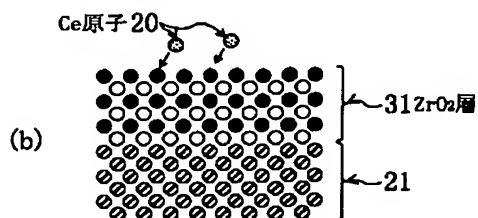
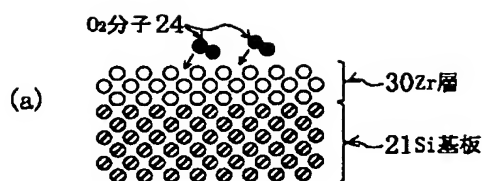
[Drawing 3]



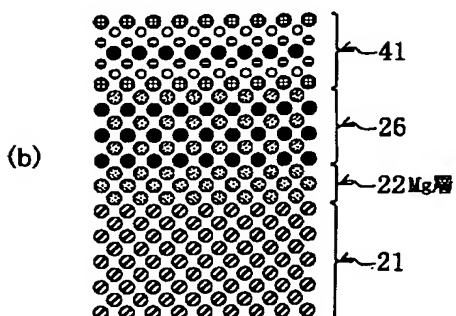
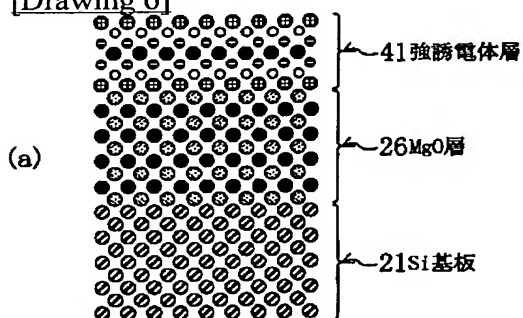
[Drawing 5]



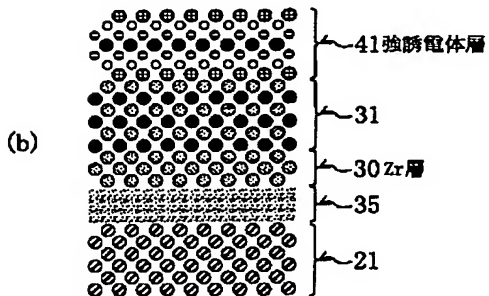
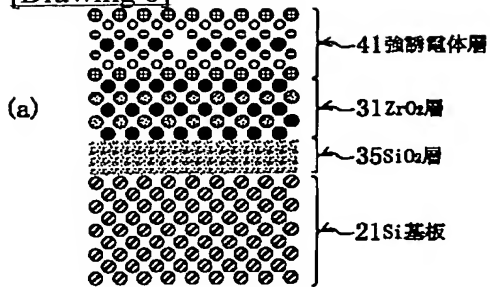
[Drawing 4]



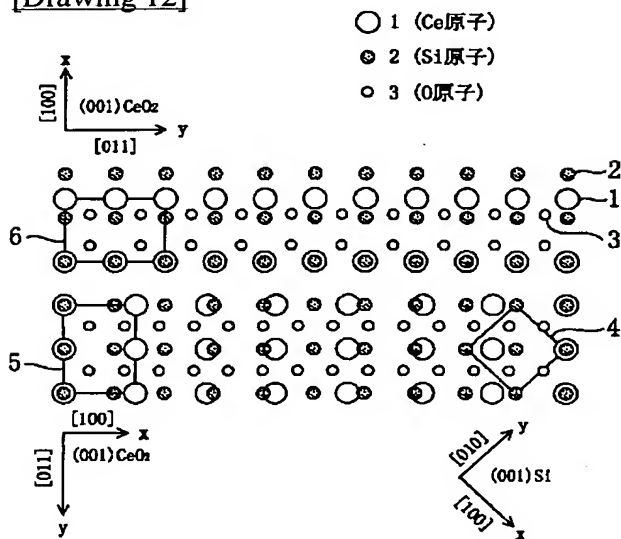
[Drawing 6]



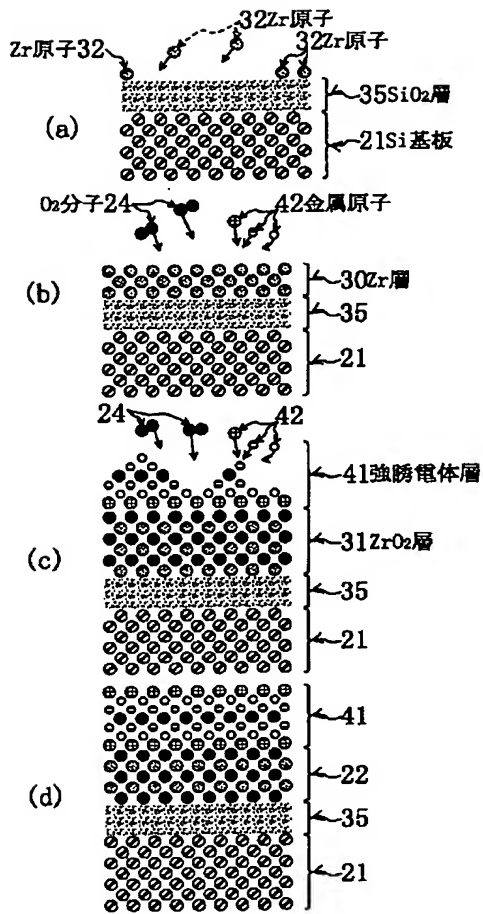
[Drawing 8]



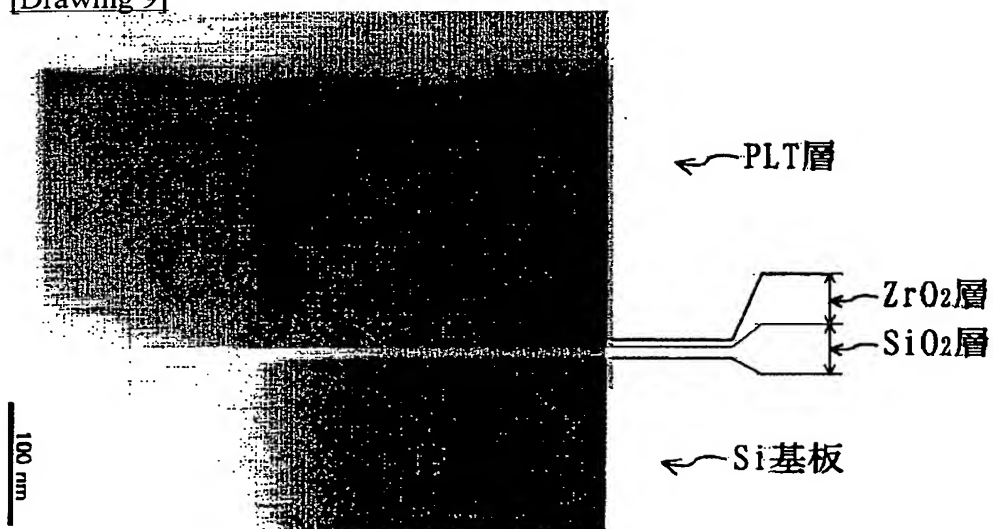
[Drawing 12]



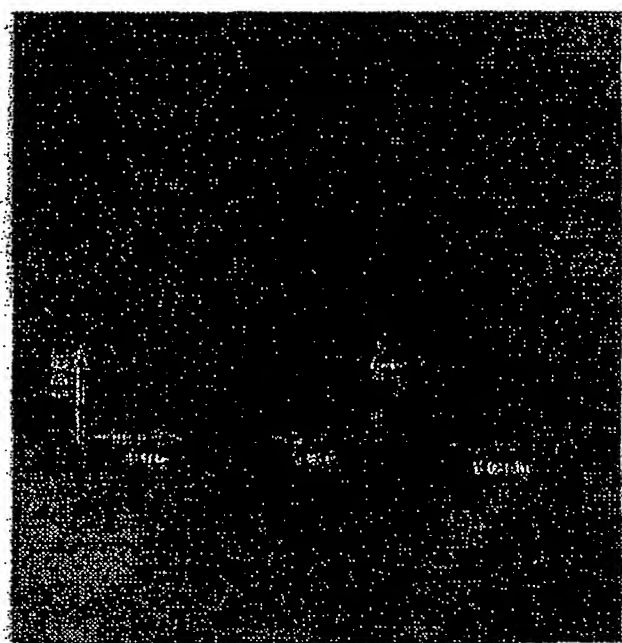
[Drawing 7]



[Drawing 9]

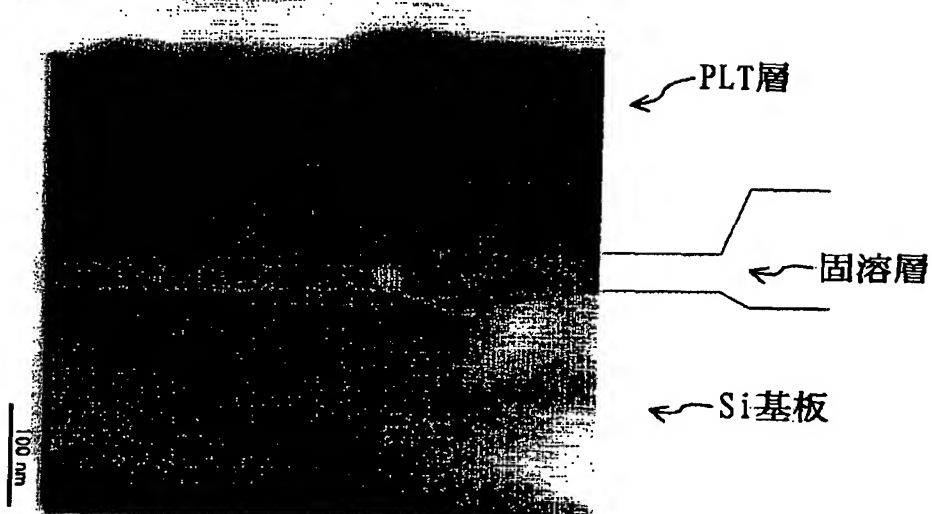


[Drawing 13]

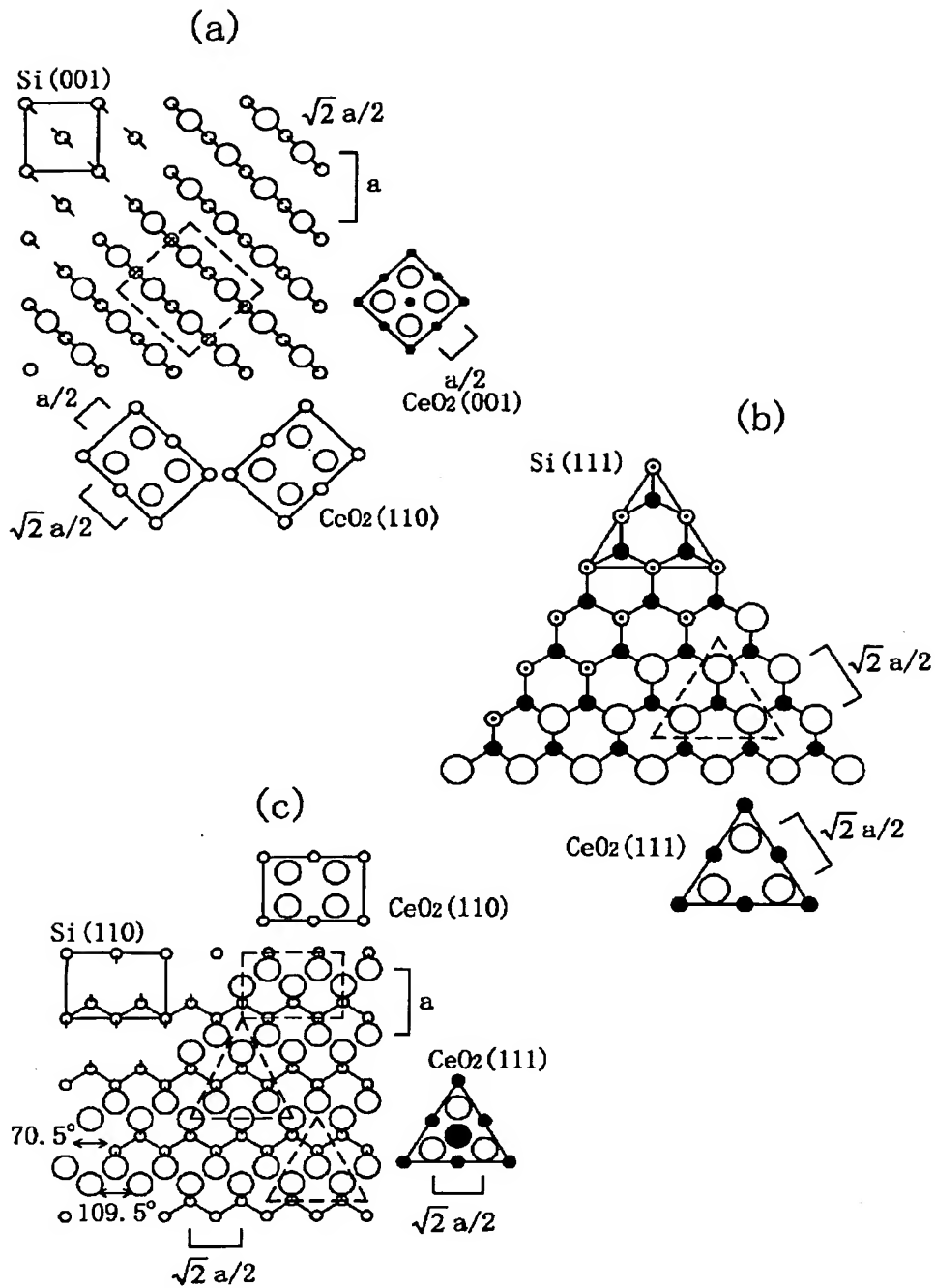


CrA
CrB

[Drawing 10]



[Drawing 14]



[Translation done.]